

Procesador reconfigurable para la traducción del lenguaje Braille

Juan A. Gómez, Miguel A. Santos, Miguel A. Vega, Juan M. Sánchez

Departamento de Informática, Universidad de Extremadura

jangomez@unex.es

Resumen— En este trabajo se expone el planteamiento y desarrollo de un prototipo de procesador reconfigurable que transforma una serie de caracteres ASCII a la misma secuencia de caracteres tal como se escribiría en el sistema de escritura para ciegos denominado Braille. El procesador ha sido desarrollado sobre una tarjeta de prototipado XS40, con comunicación vía puerto paralelo.

Palabras clave—FPGA, Lenguaje Braille, XS40.

I. PLANTEAMIENTO

Este trabajo tenía como objetivo desarrollar un procesador reconfigurable externo para traducir textos ASCII almacenados en ficheros al lenguaje Braille [1]. El código Braille utilizado es el español, que difiere en algunos símbolos y reglas del de otras lenguas. Además, del sistema español sólo se ha implementado el repertorio de símbolos que tienen una equivalencia en el código ASCII. El procesador que implementa esta traducción a Braille (fig. 1) es un chip reconfigurable XC4010XL sobre una tarjeta de prototipado XS40 [2], que se comunica con el PC vía puerto paralelo (en adelante, PP), siguiendo un protocolo estándar SPP [3].

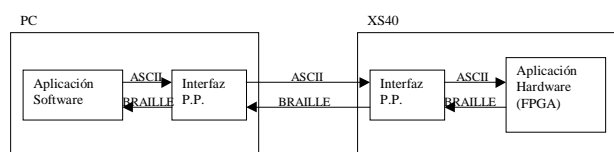


Fig. 1. Comunicación PC - procesador Braille

El objetivo del programa ejecutado en el computador se centra en enviar los caracteres a la FPGA a través del PP y recibir a través de éste los símbolos en Braille como resultado de la conversión. Para ello se procesa cada carácter de cada línea del texto, enviándolo a la FPGA a través del PP, tras lo cual se reciben los símbolos necesarios, que se escriben en la pantalla.

La comunicación entre el PC y la FPGA a través del PP se ha realizado basándose en información técnica [4] y desarrollando unas hojas de esquemas a partir de algunos de los códigos VHDL desarrollados en la Universidad de Sevilla respecto al interfaz SPPINT [6].

En la figura 2 se observa una serie de entradas de datos y de control, que se corresponden con los registros de

datos y de control del PP, y un bus de salida que estaría conectado al registro de estado de dicho PP. Los datos que llegan a través del registro de datos se almacenan en un registro de entrada cuando la lógica de control lo cree oportuno (en función de las señales de control recibidas). Este dato pasa entonces al módulo de traducción y, una vez obtenidos el/los símbolos Braille correspondientes, pasan éstos al registro de salida conectado con el registro de estado del PP.

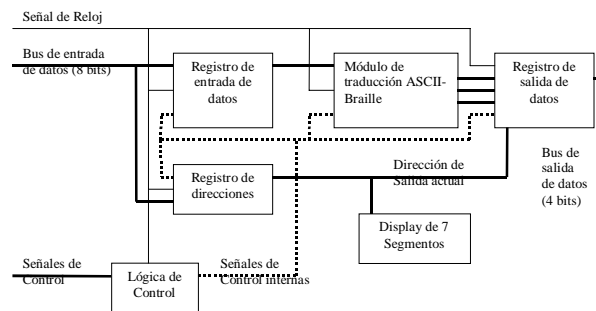


Fig. 2. Esquema de la comunicación mediante puerto paralelo

La salida del módulo de traducción puede ser uno o varios símbolos Braille, y además cada símbolo se envía en dos tandas debido al reducido tamaño del registro de estado del PP. El símbolo que se desea recuperar en cada lectura es conocido porque su dirección se almacena en el registro de direcciones, que está conectado al bus de entrada de datos. Cuando se hace una petición de lectura a la FPGA primero hay que poner dicha dirección en el registro de direcciones. El display de la tarjeta XS40 únicamente muestra las direcciones que están siendo accedidas en cada momento a título informativo.

II. EL LENGUAJE BRAILLE

Los caracteres Braille se forman a partir de la denominada "celda Braille", la cual consiste en una matriz de 6 puntos como se muestra en la figura 3a. A cada uno de estos puntos se le asocia un número de 1 a 6 y, dependiendo de cuáles puntos se pongan de relieve, tenemos un carácter distinto para un total de 64, incluyendo el carácter "blanco", donde no se realiza ningún punto. En la figura 3b se aprecian las distancias aproximadas entre puntos de una celda y entre celdas Braille. La altura de estos puntos, aproximadamente 0,5 mm, le confiere el relieve característico a los caracteres Braille. También podemos hallar versiones en un tamaño mayor especialmente pensado en personas

ciegas que tienen problemas para percepción por el tacto, así como para quienes se están iniciando en la lectura Braille.

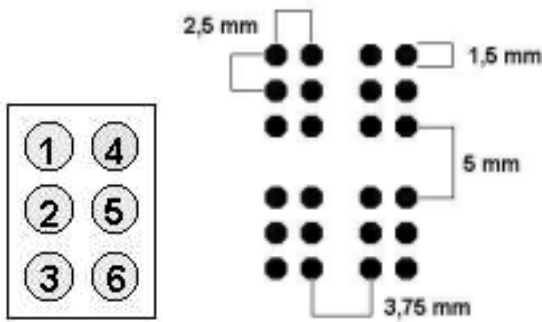


Fig. 3. Celda Braille (a) y sus dimensiones (b)

Una página Braille tamaño carta (8,5 x 11 pulgadas) tiene aproximadamente 28 líneas y 35 caracteres por línea, con un área útil de texto de 25 líneas por página y 31 caracteres por línea. Estas cifras y las dimensiones pueden tener ligeras variantes de acuerdo al fabricante de la plantilla o a las especificaciones de impresión. En todo caso, estas características implican que los textos en Braille son usualmente de mayores dimensiones y más delicados para manejar, transportar y almacenar que los textos en tinta. Dependiendo de los símbolos usados en el texto, y la presencia de tablas y gráficos, un texto en tinta puede requerir un espacio de 3 a 5 veces mayor en su versión táctil en Braille.

La numeración de los puntos de la celda es usada para indicar el carácter o los caracteres Braille que corresponden a los de la versión en tinta (figura 4).

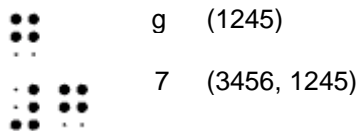


Fig. 4. Codificación de carácter en negrita.

Los caracteres Braille se concatenan en una escritura lineal y mantienen un formato homogéneo, significando esto que, a diferencia del texto usual en tinta, debe usarse una secuencia lineal de caracteres para codificar símbolos y formatos especiales como tildes, letras griegas, cursivas, y otros frecuentes en matemática, como integral, sumatoria, superíndices, subíndices y arreglos matriciales. Dada la diversidad de caracteres y formatos usuales en tinta, al transcribirlos a Braille se hace necesario en algunos casos usar más de una celda. Por otra parte, se tiene también la sustitución de grupos de letras e incluso palabras completas por unos pocos caracteres Braille, similarmente a las conocidas contracciones de la lengua castellana "al" y "del". El código obtenido con estas contracciones se denomina *estenografía* o *Braille grado 2*, mientras que el que no usa contracciones se denomina *Braille grado 1*.

En la figura 5 se ven varios grupos de caracteres Braille para el idioma español. Además de éstos, pueden

encontrarse codificaciones para notaciones matemáticas, signos de puntuación, tildes, letras griegas, matrices, etc., y que excedería su representación el espacio destinado para el presente artículo. La traducción empleada por nuestro procesador reconfigurable sigue las pautas marcadas por el "*Código matemático unificado para la lengua castellana*", aprobado por la Reunión de Imprentas Braille de Habla Hispana, en Montevideo, Uruguay, en 1987.

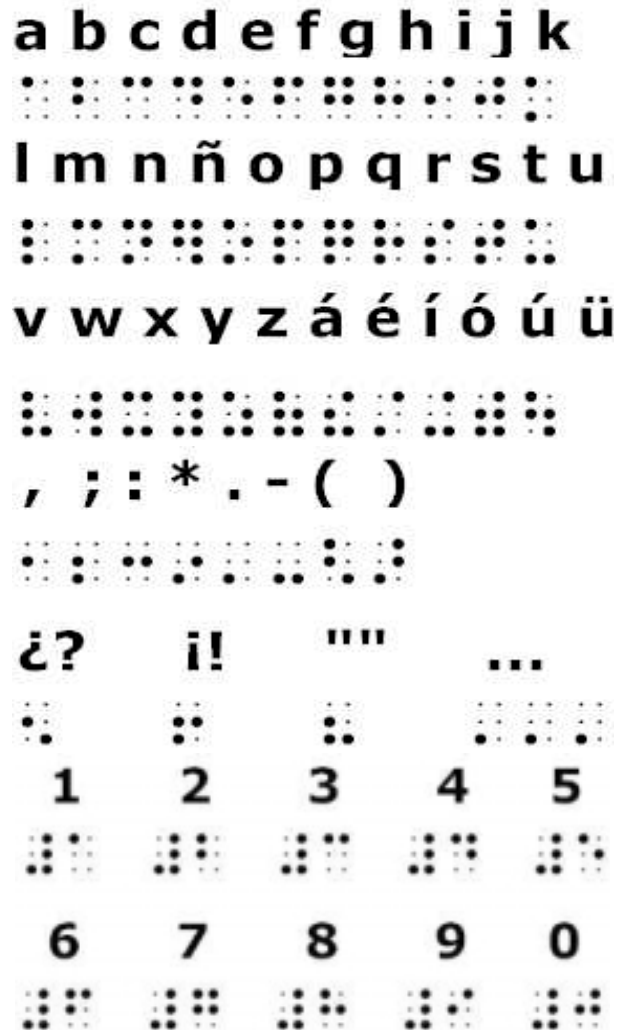


Fig. 5. Algunos grupos de caracteres Braille.

La celda Braille, con sus 6 puntos, no ofrece suficientes combinaciones para todos los símbolos y variantes tipográficas, por lo que se introducen unos símbolos especiales, llamados *modificadores* o *determinadores Braille*, los cuales indican el tipo de letra siguiente. Esto aumenta la complejidad del sistema de codificación a implementar en circuito, pero ofrece una gran exactitud a la hora de generar electrónicamente el código Braille.

III. HERRAMIENTAS UTILIZADAS

Para el diseño del procesador se ha utilizado el entorno de Xilinx Foundation [5], en su versión 3.1i (fig. 6). En este diseño han sido modeladas partes en VHDL, otras en máquinas de estados finitos, y otras en esquemas. Para la implementación física del procesador se ha

utilizado la tarjeta de prototipado XS40 [2], en su versión 10XL (fig. 7), que lleva una FPGA Xilinx XC4010XL, además de otros elementos (memoria, microcontrolador, led, etc) que aumentan su versatilidad. Para el desarrollo del programa interfaz, encargado tanto de la comunicación como de la visualización y control de la traducción de textos a Braille, se ha utilizado Borland Delphi.

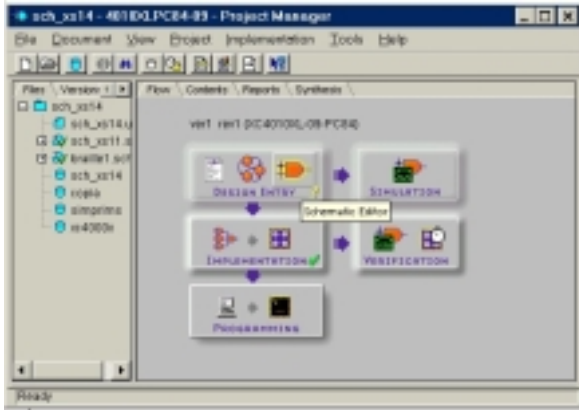


Fig. 6. Xilinx Foundation.

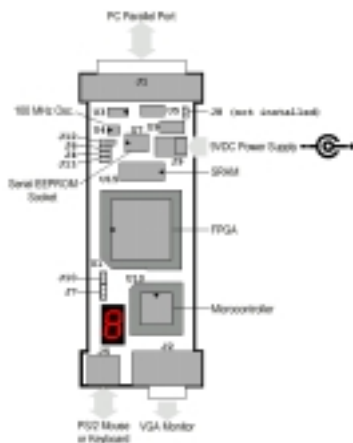


Fig. 7. Tarjeta XS40

último bit (el menos significativo) está a 1, es que en la salida BRAILLE2 hay otro carácter que hay que leer, y si en éste también está a 1 el último bit, habría que leer también la tercera salida. Esto se hace porque hay muchos caracteres ASCII que al traducirlos a Braille se convierten en dos o más símbolos del código Braille.

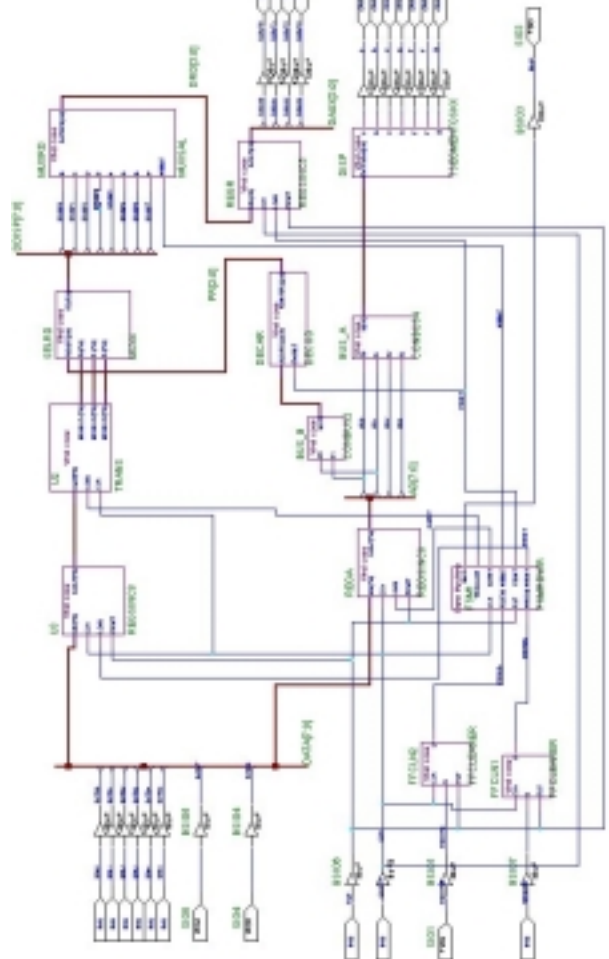


Fig. 8. Esquema utilizado para la comunicación entre el PC y la tarjeta XS40, para el paso de caracteres ASCII y Braille.

IV. CIRCUITO PARA LA COMUNICACIÓN PP - XS40

Como hemos indicado anteriormente, parte del circuito desarrollado para el control y la comunicación del procesador utiliza algunos modelos diseñados en la Universidad de Sevilla [6]. Se han desarrollado los esquemas correspondientes con los modelos y protocolos descritos en [6], adaptándolos para un propósito específico de procesamiento de caracteres Braille que son enviados y recibidos a través del PP. En la fig. 8 puede observarse parte del esquema desarrollado.

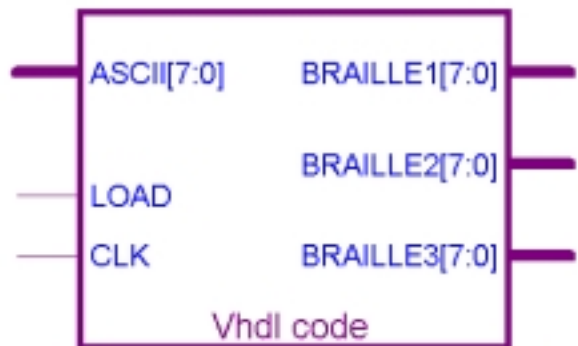


Fig. 9. Módulo de traducción Braille.

V. MÓDULO DE TRADUCCIÓN BRAILLE

Este es el módulo que recibe los caracteres en ASCII y los convierte a Braille (fig. 9). Para los caracteres Braille utiliza un código de 6 bits (los 6 más significativos del byte) y el último bit de la palabra lo utiliza para indicar que hay otra letra en la salida consecutiva. Por ejemplo, si se lee un carácter en la salida BRAILLE1 (la 0) y el

Los 6 bits se codifican usando cada uno para indicar la aparición o no del punto correspondiente en el símbolo concreto, usando el orden establecido en la celda dibujada en la fig. 3a. Sólo hay tres salidas porque de los caracteres que se pueden traducir en este sistema, el

máximo número de símbolos en que se traduce es tres. Los caracteres sólo se cargan cuando la señal LOAD se activa, y siempre coincidiendo con el flanco de subida del reloj. Una vez que se carga un carácter, automáticamente aparece en las salidas los símbolos Braille codificados. Se han elaborado mecanismos para que la aplicación software pueda saber si tiene que recuperar más símbolos Braille para un carácter ASCII. Respecto al caso de procesar números, éstos se tratan de una manera especial, pues se representan con los mismos símbolos que las diez primeras letras del alfabeto (de la 'a' a la 'j') precedidas de un símbolo especial (p. ej.:11=1a). Para ello se ha implementado un mecanismo que controla que se escriba dicho símbolo sólo una vez delante del número en sí, y en caso de que haya una letra justo detrás del número (sin espacio), se controla este caso escribiendo el número como letra latina, para no confundirlo como número. Finalmente, cuando se presente en la entrada un carácter ASCII que no se corresponda con ninguno de los reconocidos en este módulo, la salida será un espacio.

Este módulo de traducción Braille está escrito en VHDL, y consta de 430 líneas de código.

VI. SÍNTESIS

En la figura 10 se muestran los valores de algunos parámetros significativos de la síntesis del circuito del procesador, para una FPGA XC4010XL.

CLBs utilizados	197 de 400 (49%)
Frecuencia máxima	27,7 MHz
Retardo máximo	12,6 ns

Fig. 10. Algunos resultados de la síntesis.

VII. APLICACIÓN INTERFAZ

La aplicación está compuesta de una ventana dividida en dos partes (ver fig. 11): la parte superior es para editar un texto en ASCII, y la inferior muestra el resultado de la traducción (cuando se traduce el texto en el cuadro superior se inicia la comunicación con la tarjeta XS40).



Fig. 11. Aplicación interfaz.

Básicamente, el proceso de traducción de un texto comienza enviando una señal de reset, para a continuación ir enviando caracteres por el puerto paralelo e ir leyendo de éste los resultados, a la vez que se imprimen en la parte correspondiente de la pantalla.

La aplicación desarrollada cuenta con numerosas posibilidades: editor de texto, almacenamiento y recuperación de textos y traducciones, opciones de impresión, tipografía, ayudas, avisos, selector de puerto, "clipboard", control del progreso de la traducción, etc.

VIII. CONCLUSIONES Y TRABAJO FUTURO

Este trabajo, concebido como experiencia docente en el desarrollo y prototipado rápido de un procesador de propósito específico, ofrece la oportunidad de trabajar con distintas herramientas de diseño, síntesis e implementación, y de comprender la versatilidad de la tecnología reconfigurable para construir sistemas a medida de nuestras necesidades. El procesador así desarrollado tiene un interés eminentemente académico, ya que para su explotación real serían necesarias otras plataformas y más potentes.

Para una futura mejora de este entorno de procesado de lenguaje Braille se contemplan los siguientes aspectos:

- Se pueden procesar caracteres del Braille que no tienen su equivalencia ASCII. Para ello habría que usar las fuentes que proporciona el sistema operativo y no solamente los 8 bits del ASCII.
- Se puede mejorar el tratamiento gramatical, como el reconocimiento de las líneas mayúsculas, además de contemplar otros idiomas aparte del español.
- Se puede automatizar la carga del fichero de configuración en la FPGA desde el puerto paralelo.
- Se puede usar el microcontrolador que posee la tarjeta XS40 para la comunicación a través del puerto paralelo, dejando los recursos de la FPGA para una traducción Braille más potente.
- Se puede hacer también traducción Braille a ASCII.

IX. AGRADECIMIENTOS

A los doctores Miguel A. Aguirre y Jon Tombs, por la cesión del módulo SPPINT.

X. REFERENCIAS

- [1] VISU, http://members.tripod.com/DE_VISU/brlesp01.html
- [2] Xess Corporation, www.xess.com
- [3] "El puerto paralelo del PC", por Virgilio Gómez Negrete: <http://www.modelo.edu.mx/univ/virtech/circuito/paralelo.htm>
- [4] El puerto paralelo: www.ii.uam.es/~gdrivera/labetcii/notas_lpt.htm
- [5] Xilinx Inc. www.xilinx.com
- [6] J.N. Tombs, M.A. Aguirre, A. Torralba, L. García: "Experiencias en la enseñanza de microelectrónica digital mediante la utilización de FPGAs". I Jornadas sobre Computación Reconfigurable y Aplicaciones. Universidad de Alicante. ISBN 84-8454-098-1. págs. 97-101.