

CURRICULUM VITAE

Paulo José Martins Tavares, natural de Lisboa, 29 anos de idade.
Estado civil: solteiro. Situação militar: Reserva Territorial do Exército
✉ Av. Luiz de Tella 1526, CEP 13083-550, Campinas–SP, Brasil.
✉ paulo.tavares@ieee.org 🌐 www.geocities.com/pjmtavares
📞 +55 19 9700-6200 📠 +55 19 3287-0032

Experiência Profissional:

- Desde* *Instituto Nacional de Tecnologia da Informação*, em Campinas (Brasil).
Nov. de 1998: Trabalhando no Laboratório de Concepção de Sistemas de Hardware, tem feito análise e projecto de circuitos electrónicos analógicos e digitais, para implementação tanto em circuito integrado como em circuito impresso. Trabalhou também no desenvolvimento de um simulador para circuitos eléctricos de sinal misto, parte de um software de projecto de circuitos integrados do tipo *gate array*.
- Abril de 1997 a* Pólo de Lisboa do *Instituto de Telecomunicações*. Inserido no Grupo de Sistemas Energéticos em Telecomunicações, colaborou no projecto e aplicação de circuitos integrados de *Smart Power*. Estes fazem parte de uma nova geração de circuitos de potência que integram módulos de controlo e transístores de potência numa única pastilha de silício, com a mesma tecnologia de baixo custo usada em circuitos digitais CMOS.
- Nov. de 1998:*
- 1996:* Engenheiro no *Centre de Recherche Hutchinson* de Montargis, França (a empresa francesa Hutchinson integra o grupo TOTAL e é líder europeia na transformação de elastómeros). Responsável pelo desenvolvimento e implementação de algoritmos para a inspecção automática de peças de borracha, através de técnicas de visão por computador e redes neuronais.
- De 1993 a 1998:* Tradutor *freelance* (inglês e francês para português) para *Gestinform Lda.* (manual para software de artes gráficas), e mais regularmente para *Traducis Lda.* (numerosos boletins técnicos da *Ford* e diversos manuais destinados ao suporte informático dos membros do *Parlamento Europeu*).
(interrupção durante 1996)

Formação Académica:

Fazendo mestrado em Engenharia Eléctrica e de Computadores, (concentração em Microelectrónica), na **Unicamp** — Universidade Estadual de Campinas, Brasil.
Data prevista para conclusão: Maio de 2002

Licenciado em Engenharia Electrotécnica e de Computadores (ramo de Controlo e Robótica), pelo **Instituto Superior Técnico**, de Lisboa, em Setembro de 1995.
Nota final de curso: 15 valores (escala de 0 a 20 valores).

Actividades de Formação Contínua:

- 7 a 10 de Agosto de 2001 *Intercon 2001 – VIII Congreso Internacional de Ingeniería Electrónica, Eléctrica y de Sistemas*: Congresso internacional de engenharia eléctrica e electrónica, em Piúra (Perú). Apresentou aí um curso tutorial sobre *Smart Power*, cobrindo dispositivos e circuitos de potência, VHDL e aplicações de MEMS.
- 1 a 3 de Agosto de 2001 *2001 IMAPS Brazil – International Technical Symposium on Packaging and Assembling*: Simpósio sobre encapsulamento e montagem de circuitos electrónicos, em São Paulo. Assistiu a dois Cursos de Desenvolvimento Profissional:
1. *Medição de Desempenho ao Fabricar Placas de Circuito Impresso* (meio dia, apresentado pelo Dr. Charles E. Bauer, da TechLead Corporation)
 2. *Soldagem em Série de Componentes SMT* (meio dia, apresentado por Phil Zarrow, da ITM Inc. e TechLead Corp.)
- 21 a 23 de Março de 2001 *VII Workshop IBERCHIP*: Congresso internacional decorrido em Montevideu (Uruguai). Apresentou também um artigo técnico (ver *Trabalhos Publicados*).
- 21 a 23 de Fevereiro de 2001 *Designing with FPGA Advantage*: Curso da empresa Mentor Graphics Corp., decorrido em Boston e cobrindo ferramentas de software como *Renoir* e *Leonardo Spectrum*. Apresentado por Dale Fisk, instructor da Mentor Graphics Corp.
- 20 a 24 Março de 2000 *Interfacing Microsystems*: Curso integrado no *VI Workshop Iberchip* de Florianópolis (Brasil).
- 3 a 7 de Maio de 1999 *V Escola Brasileira de Microeletrônica*: Evento organizado pela SB μ (Sociedade Brasileira de Microelectrónica), focando progressos recentes em microelectrónica e sistemas micromecânicos, apresentado no *Laboratório Nacional de Luz Síncrotron* em Campinas (Brasil).
- 25 de Fevereiro de 1999 *Practical Design for Xilinx*: Seminário internacional Xilinx, patrocinado pela Insight Electronics, que decorreu em Porto Alegre (Brasil).
- 10 a 14 de Agosto de 1998 *ICMP'98 – International Conference on Microelectronics and Packaging*: Organizada pela SB μ (Sociedade Brasileira de Microelectrónica), IMAPS (International Microelectronics and Packaging Society) e LAC (*Laboratório Central de Eletrônica e Eletrotécnica*), em Curitiba (Brasil).
- 7 de Novembro de 1997 *Compatibilidade Electromagnética*: Curso organizado pelo IEEE (Institute of Electrical and Electronics Engineers), IT (Instituto de Telecomunicações) e IST, tendo tido lugar em Lisboa. Assisti a dois módulos:
1. *Técnicas para o controlo de interferência em circuitos digitais* (12 horas, ministradas pelo Eng^o Menna Barreto, da Portugal Telecom)
 2. *Técnicas de medida* (16 horas, ministradas pelo Eng^o Alfred Schmid, da Rohde & Schwarz)

Conhecimentos Técnicos Específicos:

<i>Linguagens genéricas:</i>	C, C++, Pascal, BASIC, Lisp
<i>Linguagens especializadas:</i>	VHDL, Lex, YACC, G (LabView), MATLAB
<i>Software de simulação e cálculo:</i>	SPICE, SaberDesigner, Mentor Graphics (DA, Accusim and QuickHDL), MATLAB/Simulink, etc.
<i>Software auxiliar:</i>	MS/Word, L _A T _E X, Excel, PowerPoint, etc.
<i>Sistemas operativos:</i>	Unix (Solaris), MS/Windows, MS/DOS e VAX/VMS.
<i>Hardware:</i>	Microcontroladores PIC e sua linguagem <i>assembly</i> , Processador de sinal WE DSP32 e sua linguagem <i>assembly</i> , placa de aquisição de imagem Matrox MAGIC, placa de aquisição de dados DAQCard-1200 da National Instruments

Conhecimentos Linguísticos:

<i>Inglês:</i>	Fluência (nota de 673/700 no TOEFL e 5/6 no TWE, breves estadias nos EUA e no RU, trabalho em traduções técnicas, co-autoria de artigos científicos, experiência de exposição oral em congressos internacionais).
<i>Françês:</i>	Fluência (estadia de um ano em França, trabalhando em engenharia).
<i>Espanhol:</i>	Conversação fluente, por convivência com falantes da língua. Alguma experiência em apresentações técnicas.
<i>Alemão:</i>	Nível básico (tendo lições pelo 3º semestre).

Filiação em Associações Profissionais:

<i>Ordem dos Engenheiros:</i>	Membro estagiário
<i>The Institute of Electrical and Electronics Engineers:</i>	Membro

Trabalhos Publicados:

“ High Performance NMOS Active Zener and Rectifier Diodes ”

S. Finco, A. P. Casimiro, P. M. Santos, P. Tavares e M. I. Castro Simas

Será apresentado no [IEEE IAS 36th Annual Meeting](#), que decorrerá em Setembro de 2001, em Chicago.

“ Simulation of Basic Semiconductor Devices Using Matlab ”

P. Tavares, A. M. Jorge, and S. Finco

Apresentado no [VII Workshop IBERCHIP](#). Março de 2001, Montevideu.

“ Integration Strategies for Smart Power Fast Prototyping ”

A. P. Casimiro, S. Finco, P. Tavares, F. Behrens e M. I. Castro Simas

Apresentado no IEEE Industry Applications Society 35th Annual Meeting ([IAS 2000](#)), decorrido em Outubro de 2000, em Roma.

“ **Microsystem for Biomedical Application Using Cost Effective Smart Power Strategies** ”

P. Tavares, S. Finco, F. Behrens, L. E. Seixas, A. P. Casimiro e M. I. Castro Simas

Technical Digest of the International Conference on Microelectronics and Packaging (**ICMP 99**), pág.s 145–150, Agosto de 1999, Campinas, SP – Brasil

“ **Smart Power ICs Fast Prototyping for Portable Telecommunications** ”

A. Casimiro, S. Finco, P. Tavares, F. Behrens, C. Mammana e M. Simas

II Conferência de Telecomunicações (**ConfTele99**), pág.s 281–286, Abril de 1999, Sesimbra – Portugal.

“ **Smart Power: A Perspective for Semicustom Approach** ”

S. Finco, F. Behrens, P. Tavares, M. I. Castro Simas e C. I. Z. Mammana

Memorias do Quinto Workshop Iberchip (**Iberchip 99**), pág.s 342–349, Março de 1999, Lima – Perú.

“ **A New Concept for Cost Effective Smart Power ICs Based on a Unique Cell Type** ”

S. Finco, P. Tavares, P. Casimiro, P. Santos, F. Behrens e M. I. Castro Simas

Proceedings da IEEE Industry Applications Society 33rd Annual Meeting (IAS 98), pág.s 1111–1118, Outubro de 1998, St. Louis, Missouri – E.U.A.

“ **A Cost Effective Smart Power Approach with NMOS Based Blocks in Standard CMOS Technology** ”

S. Finco, P. Tavares, P. Santos, A. P. Casimiro, F. Behrens, M. Lança e M. I. Castro Simas

Proceedings of the 5th IEEE International Conference on Electronics, Circuits and Systems (ICECS 98), vol. II pág.s 135–138, Setembro de 1998, Lisboa.

“ **Sliding Mode Control of an AUV in the Diving Plane** ”

em co-autoria com Luis Rodrigues e Miguel Prado

Proceedings of the 2nd Portuguese Conference on Automatic Control (Controlo 96), vol. II pág.s 757–762, Setembro de 1996, Porto.

“ **Sliding Mode Control of an AUV in the Diving and Steering Planes** ”

em co-autoria com Luis Rodrigues e Miguel Prado

Proceedings of OCEANS 96 MTS/IEEE, vol. 2 pág.s 576–583, Setembro de 1996, Fort Lauderdale, Flórida – E.U.A.

“ **Neural Network Based Control of Biped Locomotion, Genetic Algorithm Optimization** ”

em co-autoria com Luis Rodrigues, Miguel Prado, Kelo da Silva, Pedro Lima e Agostinho Rosa

Proceedings of the 2nd Portuguese Conference on Automatic Control (Controlo 96), vol. II pág.s 815–820, Setembro de 1996, Porto.

“ **Simulation and Control of Biped Locomotion – GA Optimization** ”

em co-autoria com Luis Rodrigues, Miguel Prado, Kelo da Silva e Agostinho Rosa

Proceedings of the 1996 IEEE International Conference on Evolutionary Computation (**ICEC'96**), pág.s 390–395, Maio de 1996, Nagoya – Japão.