

Νικόλαος Κ. Καββαδίας

Προσωπικά στοιχεία

Ημερομηνία Γέννησης: 29/04/1977
Τόπος Γέννησης: Λαμία Φθιώτιδας
Τόπος Διαμονής: Θεσσαλονίκη
Διεύθυνση Οικίας: Μακεδονίας 34, 54644
Τηλέφωνο: 231-0-998079 (γραφείο)
231-0-823464 (οικία)
FAX: 231-0-998018 (γραφείο)
E-mail: nkavv@skiathos.physics.auth.gr

Εργασιακή Εμπειρία – Προσασχόληση

- **Επάγγελμα:** Φυσικός – Ραδιοηλεκτρολόγος
- **2000-2001:** Απασχόληση στο ερευνητικό πρόγραμμα ED501 ΠΕΝΕΔ'99 με τίτλο: «Διαχείριση μνήμης σε ενσωματωμένα συστήματα πολυμέσων».
- **2001-2003:** Απασχόληση στο ερευνητικό πρόγραμμα IST 20568 με τίτλο: «Σχεδιασμός συστήματος χαμηλής κατανάλωσης ενέργειας για το πρότυπο HIPERLAN/2».
- **2001-2003:** Εργαστηριακός βοηθός στο Εργαστήριο Ηλεκτρονικών Κυκλωμάτων του Τμήματος Φυσικής του Αριστοτελείου Πανεπιστημίου Θεσσαλονίκης
- **2003-σήμερα:** Υποψήφιος διδάκτορας στο Τμήμα Φυσικής του Αριστοτελείου Πανεπιστημίου Θεσσαλονίκης με θέμα: «Ανάπτυξη μεθοδολογίας σχεδιασμού επεξεργαστών ειδικού σκοπού».

Σπουδές

- **1995-1999:** Πτυχίο Φυσικού από το Αριστοτέλειο Πανεπιστήμιο της Θεσσαλονίκης
 - ✓ Βαθμός πτυχίου: Λίαν καλώς (**8.22**)
 - ✓ Πτυχιακή εργασία με θέμα: «Μελέτη της Δραστηριότητας Μεταβάσεων σε Εναλλακτικές Αρχιτεκτονικές Ψηφιακών Πολλαπλασιαστών – Ψηφιακός Σχεδιασμός»
- **1999-2002:** Μεταπτυχιακός Τίτλος Ειδίκευσης στη Ραδιοηλεκτρολογία – Κατεύθυνση Ηλεκτρονικής
 - ✓ Βαθμός πτυχίου: Άριστα (**9.41**)
 - ✓ Διπλωματική εργασία με θέμα: «Ανάπτυξη και ψηφιακός σχεδιασμός παραμετρικών αρχιτεκτονικών για την επεξεργασία πολυμέσων»

Ερευνητικά Ενδιαφέροντα

Αρχιτεκτονικές υλικού υψηλής ταχύτητας/χαμηλής ισχύος για εφαρμογές ψηφιακής επεξεργασίας σήματος με έμφαση στις εφαρμογές πολυμέσων. Σχεδιασμός ενσωματωμένων συστημάτων και ανάπτυξη μοντέλων κατανάλωσης ισχύος στο επίπεδο εντολής για ενσωματωμένους επεξεργαστές. Ανάπτυξη μεθοδολογίας σχεδιασμού του συνόλου εντολών και της μικροαρχιτεκτονικής για επεξεργαστές ειδικού σκοπού. Επόμενα θέματα στις γλώσσες περιγραφής υλικού (HDLs) και γλώσσες περιγραφής αρχιτεκτονικής (ADLs).

Επιπρόσθετα προσόντα

- Άριστη γνώση των γλωσσών περιγραφής υλικού Verilog HDL και VHDL. Εμπειρία άνω των 5 ετών στον σχεδιασμό ψηφιακών συστημάτων με γλώσσες περιγραφής υλικού. Χρήση των λογισμικών προσομοίωσης Modelsim, και Aldec Active-HDL.

- Ανάπτυξη εργαλείων προτυποποίησης για τον σχεδιασμό επεξεργαστών ειδικού σκοπού - ενσωματωμένων επεξεργαστών όπως τα παρακάτω:
 - ✓ Παραμετρικό εργαλείο παραγωγής του VHDL κώδικα για την ερευνητική αρχιτεκτονική Ελεγκτή Βρόχου Μηδενικής Επιβάρυνσης (Icugen).
 - ✓ Πάνω από 5 εργαλεία προτυποποίησης που χρησιμοποιούν την υποδομή μεταγλωττιστή SUIF/Machine SUIF.
 - ✓ VHDL κώδικας και εργαλεία προτυποποίησης για την μονάδα ελέγχου βρόχου HWLU και λογική σύνθεση αυτής. Διάθεση κάτω από την άδεια LGPL (www.opencores.org).
 - ✓ Προσομοιωτής συνόλου εντολών με ακρίβεια κύκλου για επεξεργαστές ειδικού σκοπού με εξειδικευμένη ιεραρχία μνήμης δεδομένων σε γλώσσα SystemC.
- Εμπειρία στη χρήση εργαλείων λογικής σύνθεσης ψηφιακών συστημάτων (Mentor Leonardo Spectrum, Synplify ASIC) για Ολοκληρωμένα Κυκλώματα Ειδικού Σκοπού (ASIC) και Διατάξεις Πολών Προγραμματιζόμενου Πεδίου (FPGA).
- Εμπειρία στη χρήση των αναπτυξιακών συστημάτων Evaluator-7T και Integrator CM-7TDMI για τον ARM7TDMI επεξεργαστή. Χρήση των λογισμικών πακέτων ARM Developer Suite και ARM SDT για την ανάπτυξη ενσωματωμένων εφαρμογών σε περιβάλλον ARM.
- Σχεδίαση αναλογικών ολοκληρωμένων κυκλωμάτων με το σχεδιαστικό πακέτο Cadence. Προσομοίωση κυκλωμάτων με λογισμικά πακέτα τύπου SPICE (HSPICE, PSPICE, SPICE3).
- Πολύ καλή χρήση της γενικής γλώσσας προγραμματισμού C. Χρήση του λογισμικού πακέτου Microsoft Visual C++ 6.0. Χρήση εργαλείων ανάπτυξης ανοιχτού κώδικα (open source) όπως GCC, binutils (gas, ld, gprof) κ.λ.π.
- Μεγάλη ευχέρεια στην χρήση προγραμμάτων αυτοματισμού γραφείου (MS Office, MS Visio, κ.λ.π.). Εμπειρία στην χρήση των λειτουργικών συστημάτων MS Windows 95/98/2000/XP και Linux Mandrake, Unix (HP-UX και Solaris).

Ερευνητική δραστηριότητα

A. Δημοσιεύσεις σε Περιοδικά

1. N. Kavvadias, P. Neofotistos, S. Nikolaidis, K. Kosmatopoulos and T. Laopoulos, "Measurements Analysis of the Software-Related Power Consumption in Microprocessors," IEEE Transactions on Instrumentation and Measurement, Vol. 53, No. 4, Aug. 2004, pp. 1106-1112.
2. S. Nikolaidis, N. Kavvadias, T. Laopoulos, L. Bisdounis, and S. Blionas, "Instruction Level Energy Modeling for Pipelined Processors," accepted for publication in Journal of Embedded Computing.

B. Ανακοινώσεις σε Συνέδρια

1. N. Kavvadias, A. Zanicopoulos, Ch. Voliotidis, S. Kougia, A. Chatzigeorgiou, N. Zervas, S. Nikolaidis, "Power exploration of parallel embedded architectures implementing data-reuse transformations", Proc. of the 8th IEEE International Conference on Electronics, Circuits and Systems (ICECS'01), Vol. I, pp. 781-784, September 2001.
2. N. Kavvadias, A. Chatzigeorgiou, N. Zervas, S. Nikolaidis, "Memory hierarchy exploration for low power architectures in embedded multimedia applications", Proc. of IEEE 2001 International Conference on Image Processing (ICIP'01), October 2001.
3. N. Kavvadias and S. Nikolaidis, "Parametric Architecture for Implementing Multimedia Algorithms", Proc. of the 9th International Conference on Digital Signal Processing (DSP2002), July 2002.

4. S. Nikolaidis, N. Kavvadias, P. Neofotistos, K. Kosmatopoulos, T. Laopoulos, L. Bisdounis, "Instrumentation set-up for Instruction level power modeling", in Proc. of 12th International Workshop on Power Analysis and Timing Modeling, Optimization and Simulation (PATMOS 2002), September 2002.
5. N. Kavvadias, P. Neofotistos, S. Nikolaidis, K. Kosmatopoulos and Th. Laopoulos, "Measurements Analysis of the Software-Related Power Consumption in Microprocessors", in Proc. of the IEEE Instrumentation and Measurement Technology Conference, Vail, CO, USA, May 2003.
6. S. Nikolaidis, N. Kavvadias, T. Laopoulos, L. Bisdounis, S. Blionas, "Instruction Level Modeling for Pipelined Processors", Proceedings of the 13th International Workshop on Power Analysis and Timing Modeling, Optimization and Simulation (PATMOS 2003), September 2003.
7. N. Kavvadias and S. Nikolaidis, "Tradeoffs in the Design Space Exploration of Application-Specific Processors," in Proceedings of the IFIP WG 10.5 Conference on Very Large Integration of System-on-Chip (VLSI-SoC 2003), pp. 233-238, December 1-3, 2003, Darmstadt, Germany.
8. N. Vassiliadis, A. Chormoviti, N. Kavvadias, and S. Nikolaidis, "The Effect of Data-Reuse Transformations on Multimedia Applications for Different Processing Platforms," Proc. of the 14th Intl. Workshop on Power and Timing Modeling, Optimization and Simulation, pp. 593-602, September 15-17, 2004, Santorini, Greece.
9. Nikolaos Kavvadias and Spiridon Nikolaidis, "Application Analysis with Integrated Identification of Complex Instructions for Configurable Processors," Proc. of the 14th Intl. Workshop on Power and Timing Modeling, Optimization and Simulation, pp. 633-642, September 15-17, 2004, Santorini, Greece.

Γ. Τεχνικές Αναφορές

1. S. Nikolaidis, N. Kavvadias, Th. Laopoulos, "Instruction-level power management methodology", Deliverable D8, March 2002. (http://easy.intranet.gr/public_deliverables.html)
2. S. Nikolaidis, N. Kavvadias, P. Neofotistos, "Instruction level power measurements and analysis", Deliverable D15, September 2002.
3. S. Nikolaidis, N. Kavvadias, P. Neofotistos, "Instruction-level power models for embedded processors", Deliverable D21, December 2002.

Δ. Αναφορές από τρίτους

1. S. Cotterell and F. Vahid, "Synthesis of Customized Loop Caches for Core-Based Embedded Systems", IEEE/ACM International Conference on Computer Aided Design, November 2002, pp. 655-662. **Αναφορά στο [B2].**
2. S. Cotterell and F. Vahid, "Tuning of Loop Cache Architectures to Programs in Embedded System Design", IEEE/ACM International Symposium on System Synthesis, October 2002, pp. 8-13. **Αναφορά στο [B2].**
3. Chung-Hsing Hsu, "Compiler-Directed Dynamic Voltage and Frequency Scaling for CPU Power and Energy Reduction", PhD thesis, New Brunswick, The State University of New Jersey, Oct. 2003.
4. Michael Lance Karm, "Memory Access and Computational Behavior of MP3 Encoding," Master's Report Department of Electrical and Computer Engineering, The University of Texas at Austin, December 2003. **Αναφορά στο [B3].**
5. Susan Cotterell, "Customization of Loop Caches for Embedded Systems Design," Master's Thesis in Computer Science, University of California at Riverside, August 2003.
6. A. Mohsen and R. Hofmann, "Characterizing Power Consumption and Delay of Functional/Library Components for Hardware/Software Co-design of Embedded Systems", Proceedings of the 15th IEEE International Workshop on Rapid System Prototyping, pp. 45-52, Geneva, Switzerland, June 2004.
7. Meuse N. Oliveira Junior, Paulo R. Martins Maciel, Raimundo S. Barreto, and Fernando F. Carvalho, "Towards a Software Power Cost Analysis Framework Using Colored Petri Net", 14th International Workshop on Power and Timing Modeling, Optimization and Simulation, Santorini, Greece, September 15-17, 2004, pp. 362-371. **Αναφορά στο [Γ1].**

8. Frank Vahid, Tony Givargis and Susan Cotterell, “Power Estimator Development for Embedded System Memory Tuning”, *Journal of Circuits, Systems, and Computers*, Vol. 11, No. 5, pp. 459-476, 2002. **Αναφορά στο [B2].**

Ξένες Γλώσσες

Καλή γνώση της Αγγλικής γλώσσας (LOWER). Εμπειρία στη συγγραφή ερευνητικών ανακοινώσεων, δημοσιεύσεων και αναφορών στην Αγγλική γλώσσα.

Διακρίσεις και Βραβεία

1. 1^η θέση εισαγωγής στο Μεταπτυχιακό Τμήμα Ραδιοηλεκτρολογίας του Τμήματος Φυσικής (Οκτώβριος 1999).
2. 1^η θέση και αντίστοιχο οικονομικό βραβείο για την ολοκλήρωση όλων των μαθημάτων του 1^{ου} έτους με την υψηλότερη βαθμολογία ανάμεσα στους φοιτητές των μεταπτυχιακών τμημάτων του τμήματος Φυσικής (ακαδημαϊκό έτος 1999-2000).