



Tema 1. Puertas Lógicas y Algebra de Boole

I-1



CONTENIDOS

1. **Introducción al mundo digital.**
 - 1.1. **Introducción a la electrónica digital.**
 - 1.2. **Niveles lógicos.**
 - 1.3. **Formas de onda de una señal digital.**

2. **Teoría de la codificación y códigos de numeración.**
 - 2.1. **Teoría básica de la codificación.**
 - 2.2. **Sistema binario de numeración.**
 - 2.3. **Código Hexadecimal.**
 - 2.4. **Código BCD.**
 - 2.5. **Conversión entre códigos.**
 - 2.6. **Codificación de números negativos.**
 - 2.7. **Códigos Alfanuméricos: ASCII, UNICODE.**

3. **Puertas Lógicas.**
 - 3.1. **Puerta inversora.**
 - 3.2. **Puerta AND.**
 - 3.3. **Puerta OR.**
 - 3.4. **Puerta NAND.**
 - 3.5. **Puerta NOR.**
 - 3.6. **Puertas OR-ex. y NOR-ex.**

I-2

CONTENIDOS (II)

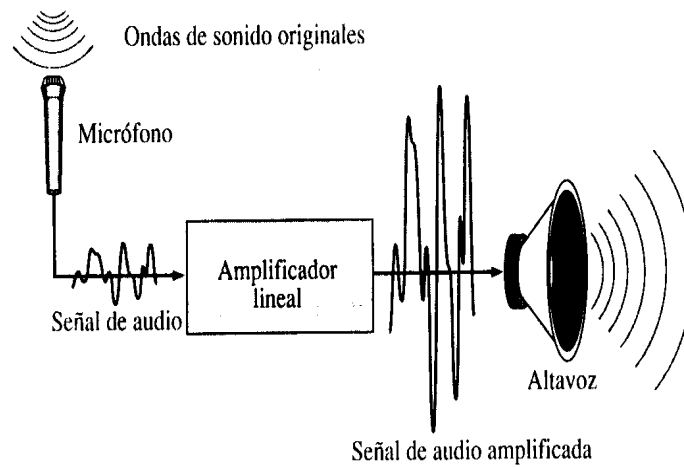
4. **Álgebra de Boole.**
 - 4.1. Definición de Álgebra de Boole.
 - 4.2. Postulados del Álgebra de Boole.
 - 4.3. Teoremas de DeMorgan.
 - 4.4. Expresiones canónicas.
 - 4.5. Manipulación algebraica para la simplificación de funciones.
 - 4.6. Conjuntos funcionalmente completos.

5. **Análisis de circuitos con puertas lógicas.**

6. **Metodología de diseño de circuitos digitales con puertas lógicas.**
 - 6.1. Análisis del problema y determinación de entradas y salidas.
 - 6.2. Codificación de entradas y salidas.
 - 6.3. Establecimiento de la relación funcional, mediante tabla de verdad, entre las entradas y las salidas.
 - 6.4. Obtención de la expresión algebraica.
 - 6.5. Simplificación.
 - 6.6. Realización con puertas.

I-3

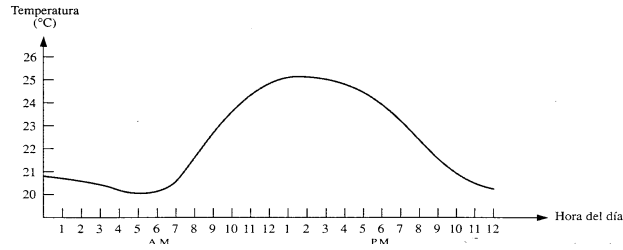
Señal Analógica



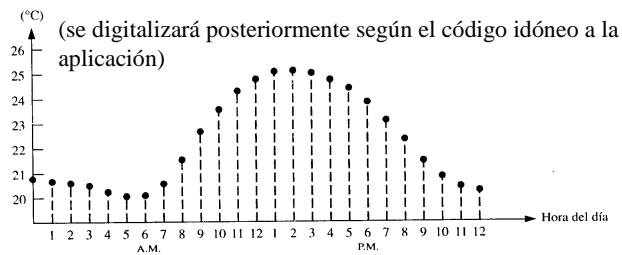
I-4



Magnitud Analógica



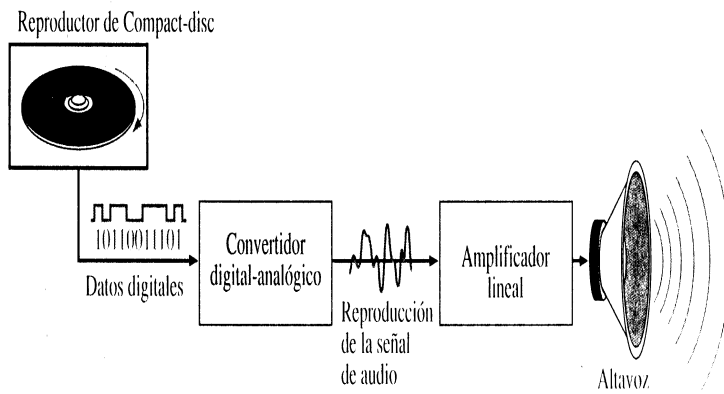
Magnitud Muestreada (Analógica Discreta)



I-5



Ejemplo de Sistema Digital



I-6

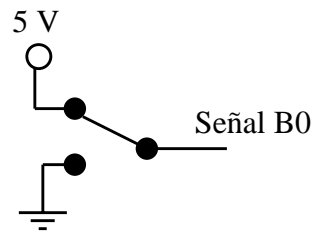
Bit: Unidad Mínima de Información

$V_{H(máx)}$	ALTO (HIGH) "1"
$V_{H(mín)}$	
$V_{L(máx)}$	BAJO (LOW) "0"
$V_{L(mín)}$	

NIVEL 0 = de $V_{Lmín}$ a $V_{Lmáx}$

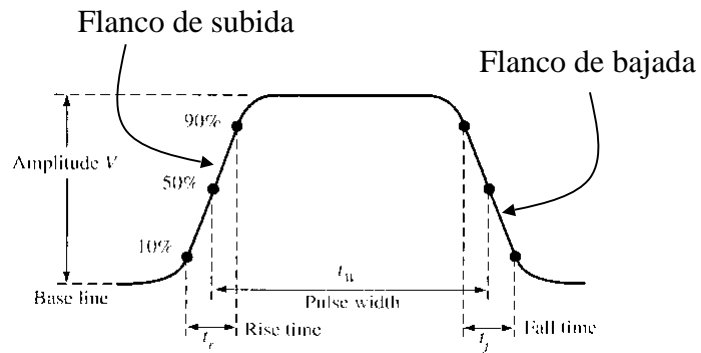
NIVEL 1 = de $V_{Hmín}$ a $V_{Hmáx}$

Ejemplo:



I-7

Forma de onda digital



I-8



Teoría básica de la codificación (I)

Con 1 Bit se pueden codificar dos objetos, propiedades o situaciones diferentes.

Blanco	0
Negro	1

Abierto	0
Cerrado	1

I-9



Teoría básica de la codificación (II)

Con 2 Bits se pueden codificar cuatro objetos, propiedades o situaciones diferentes.

Blanco	00
Negro	01
Azul	10
Verde	11

Español	00
Inglés	01
Francés	10
Japonés	11

I-10



Teoría básica de la codificación (III)

Con 3 Bits se pueden codificar ocho objetos, propiedades o situaciones diferentes.

Planta Baja	000
1ª Planta	001
2ª Planta	010
3ª Planta	011
4ª Planta	100
5ª Planta	101
6ª Planta	110
7ª Planta	111

I-11



Teoría básica de la codificación (y IV)

Con “n” Bits se pueden codificar hasta 2^n objetos, propiedades o situaciones diferentes.

Por ejemplo: para codificar los siete días de la semana necesitaremos 3 bits

Lunes	000
Martes	101
Miércoles	100
Jueves	010
Viernes	001
Sábado	011
Domingo	111

I-12



Códigos de numeración (I)

DECIMAL

- N° Símbolos: 10 (0..9)
- Código base: 10
- Modelo:

$$\dots + d_2 \cdot 10^2 + d_1 \cdot 10^1 + d_0 \cdot 10^0 + d_{-1} \cdot 10^{-1} + d_{-2} \cdot 10^{-2} + \dots$$

- Ejemplo: 128,32 \Rightarrow 128,32 !

I-13



Códigos de numeración (II)

BINARIO

- N° Símbolos: 2 (0 y 1)
- Código base: 2
- Modelo:

$$\dots + d_2 \cdot 2^2 + d_1 \cdot 2^1 + d_0 \cdot 2^0 + d_{-1} \cdot 2^{-1} + d_{-2} \cdot 2^{-2} + \dots$$

- Ejemplo: 011,11 \Rightarrow 3,75 !

I-14



Códigos de numeración (III)

HEXADECIMAL

- N° Símbolos: 16 (0...9, A, B, C, D, E, F)
- Código base: 16
- Modelo:

$$\dots + d_2 \cdot 16^2 + d_1 \cdot 16^1 + d_0 \cdot 16^0 + d_{-1} \cdot 16^{-1} + d_{-2} \cdot 16^{-2} + \dots$$

- Ejemplo: 9AD $\Rightarrow 9 \times 256 + 10 \times 16 + 13 = 2477$!

I-15



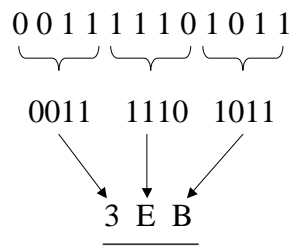
Códigos de numeración (IV)

HEXADECIMAL

- Permite representar información binaria agrupada en 4 bits de forma más compacta:

0 (0000)	0
1 (0001)	1
2 (0010)	2
3 (0011)	3
4 (0100)	4
5 (0101)	5
6 (0110)	6
7 (0111)	7

8 (1000)	8
9 (1001)	9
10 (1010)	A
11 (1011)	B
12 (1100)	C
13 (1101)	D
14 (1110)	E
15 (1111)	F



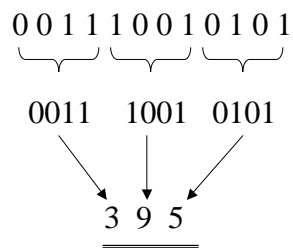
I-16



Códigos de numeración (y V)

BINARY CODED DECIMAL (BCD)

- Cada grupo de cuatro bits representa un código decimal entre 0 y 9.
- Las combinaciones binarias desde 1010 a 1111 no se emplean



I-17



Conversión entre códigos (I)

- Binario \Rightarrow Decimal : suma de pesos

$$2^2 \quad 2^1 \quad 2^0 \quad 2^{-1} \quad 2^{-2}$$

$$1 \quad 1 \quad 0, \quad 0 \quad 1 \Rightarrow 2^2 + 2^1 + 2^{-2} = 6,25!$$

- Decimal \Rightarrow Binario : suma de pesos

1. Número de bits necesarios

Con "n" bits se pueden representar 2^n números

2. Buscar los pesos según el modelo

Ejemplo: 10,375

$$2^3 + 2^1 + 2^{-2} + 2^{-3} = 10,375 \Rightarrow 1 \quad 0 \quad 1 \quad 0, \quad 0 \quad 1 \quad 1!$$

I-18



Conversión entre códigos (y II)

- Hexadecimal \Rightarrow Decimal

$$4B3F \Rightarrow 4 \times 16^3 + 11 \times 16^2 + 3 \times 16^1 + 15 \times 16^0 = 19263!$$

- Decimal \Rightarrow Hexadecimal
- Ejemplo: 11166

$$\frac{11166}{16^3} = 2,726 (2) \quad \frac{2974}{16^2} = 11,617 (B) \quad \frac{158}{16} = 9,875 (9) \quad 14 (E)$$

$$11166! = 2B9E$$

I-19



Código complemento a 2

VALOR	S+M	C2
-8	-	1000
-7	1111	1001
-6	1110	1010
-5	1101	1011
-4	1100	1100
-3	1011	1101
-2	1010	1110
-1	1001	1111

VALOR	S+M	C2
0	1000/0000	0000
1	0001	0001
2	0010	0010
3	0011	0011
4	0100	0100
5	0101	0101
6	0110	0110
7	0111	0111

I-20



Intervalos Numéricos

- Con “n” bits podemos representar 2^n números decimales
- Con los rangos siguientes:
 - En binario: desde 0 hasta $2^n - 1$
 - En C.a.2: desde el $-2^{(n-1)}$ hasta el $2^{(n-1)} - 1$

Por ejemplo: con 16 bits podemos representar

$2^{16} = 65536$ números decimales

En Binario: desde el 0 hasta el 65535

En C.a.2: desde el -32768 hasta el 32767



Códigos alfanuméricos: ASCII

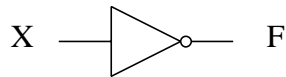
DECIMAL VALUE	HEX	0	16	32	48	64	80	96	112
0	0	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
1	1	! (hex)	! (dec)	! (hex)	! (dec)	A	Q	a	q
2	2	@ (hex)	@ (dec)	@ (hex)	@ (dec)	B	R	b	r
3	3	# (hex)	# (dec)	# (hex)	# (dec)	C	S	c	s
4	4	\$ (hex)	\$ (dec)	\$ (hex)	\$ (dec)	D	T	d	t
5	5	% (hex)	% (dec)	% (hex)	% (dec)	E	U	e	u
6	6	& (hex)	& (dec)	& (hex)	& (dec)	F	V	f	v
7	7	' (hex)	' (dec)	' (hex)	' (dec)	G	W	g	w
8	8	((hex)	((dec)	((hex)	((dec)	H	X	h	x
9	9) (hex)) (dec)) (hex)) (dec)	I	Y	i	y
10	A	* (hex)	* (dec)	* (hex)	* (dec)	J	Z	j	z
11	B	+ (hex)	+ (dec)	+ (hex)	+ (dec)	K	[k	{
12	C	, (hex)	, (dec)	, (hex)	, (dec)	L	\	l	
13	D	- (hex)	- (dec)	- (hex)	- (dec)	M]	m	}
14	E	. (hex)	. (dec)	. (hex)	. (dec)	N	^	n	~
15	F	/ (hex)	/ (dec)	/ (hex)	/ (dec)	O	_	o	Δ

DECIMAL VALUE	HEX	128	144	160	176	192	208	224	240
0	0	Ç	È	É	Á	⋮	⋮	⋮	α
1	1	ü	æ	í	⋮	⋮	⋮	⋮	β
2	2	é	Æ	ó	⋮	⋮	⋮	⋮	Γ
3	3	â	ô	ú	⋮	⋮	⋮	⋮	π
4	4	ä	ö	ñ	⋮	⋮	⋮	⋮	Σ
5	5	à	ò	Ñ	⋮	⋮	⋮	⋮	σ
6	6	á	ú	á	⋮	⋮	⋮	⋮	μ
7	7	ç	ù	ó	⋮	⋮	⋮	⋮	τ
8	8	è	ÿ	ì	⋮	⋮	⋮	⋮	Φ
9	9	ë	Ö	⋮	⋮	⋮	⋮	⋮	Θ
10	A	è	Ü	⋮	⋮	⋮	⋮	⋮	Ω
11	B	ï	é	1/2	⋮	⋮	⋮	⋮	δ
12	C	î	£	1/4	⋮	⋮	⋮	⋮	∞
13	D	ì	ÿ	ì	⋮	⋮	⋮	⋮	φ
14	E	Á	Pt	«	⋮	⋮	⋮	⋮	ε
15	F	À	f	»	⋮	⋮	⋮	⋮	∩



Puerta NOT (Inversor lógico)

Símbolo



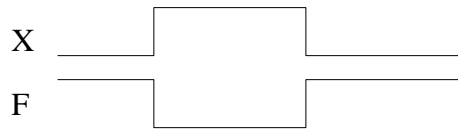
Ecuación

$$F = \overline{X}$$

Tabla de Verdad

X	F
0	1
1	0

Cronograma

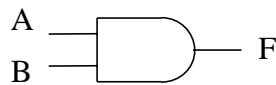


I-23



Puerta AND (Producto lógico)

Símbolo



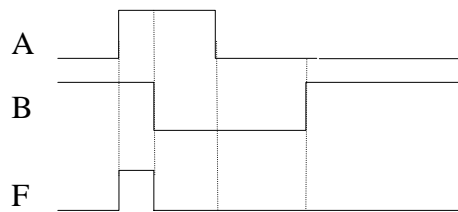
Ecuación

$$F = A \cdot B$$

Tabla de Verdad

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

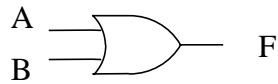
Cronograma



I-24

Puerta OR (Suma lógica)

Símbolo



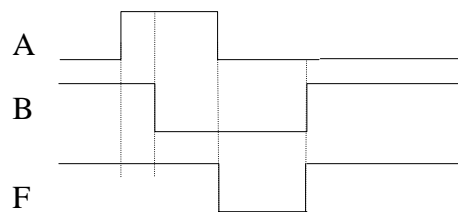
Ecuación

$$F = A + B$$

Tabla de Verdad

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

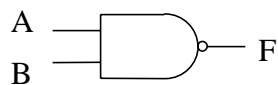
Cronograma



I-25

Puerta NAND

Símbolo



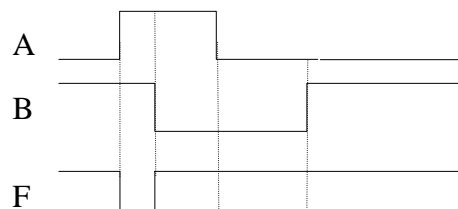
Ecuación

$$F = \overline{A \cdot B}$$

Tabla de Verdad

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

Cronograma

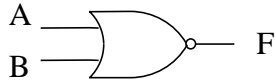


I-26



Puerta NOR

Símbolo



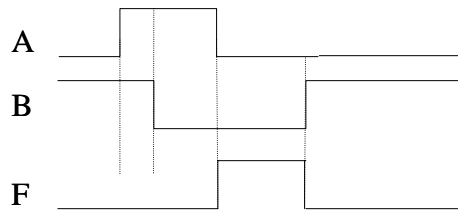
Ecuación

$$F = \overline{A + B}$$

Tabla de Verdad

A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

Cronograma

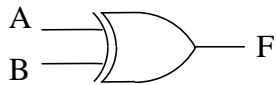


I-27



Puerta XOR (Suma binaria)

Símbolo



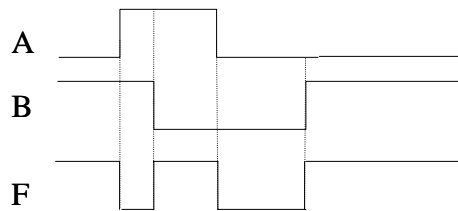
Ecuación

$$F = A \oplus B = \overline{A}B + A\overline{B}$$

Tabla de Verdad

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

Cronograma

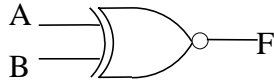


I-28



Puerta XNOR

Símbolo



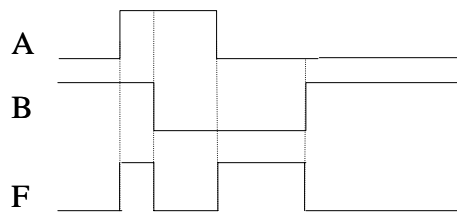
Ecuación

$$F = \overline{A \oplus B} = \overline{A} \overline{B} + AB$$

Tabla de Verdad

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

Cronograma



I-29



Álgebra de Boole

Expression	Dual
$P2(a) : a + 0 = a$	$P2(b) : a \cdot 1 = a$
$P3(a) : a + b = b + a$	$P3(b) : ab = ba$
$P4(a) : a + (b + c) = (a + b) + c$	$P4(b) : a(bc) = (ab)c$
$P5(a) : a + bc = (a + b)(a + c)$	$P5(b) : a(b + c) = ab + ac$
$P6(a) : a + \bar{a} = 1$	$P6(b) : a \cdot \bar{a} = 0$
$T1(a) : a + a = a$	$T1(b) : a \cdot a = a$
$T2(a) : a + 1 = 1$	$T2(b) : a \cdot 0 = 0$
$T3 : \bar{\bar{a}} = a$	
$T4(a) : a + ab = a$	$T4(b) : a(a + b) = a$
$T5(a) : a + \bar{a}b = a + b$	$T5(b) : a(\bar{a} + b) = ab$
$T6(a) : ab + a\bar{b} = a$	$T6(b) : (a + b)(a + \bar{b}) = a$
$T7(a) : ab + a\bar{b}c = ab + ac$	$T7(b) : (a + b)(a + \bar{b} + c) = (a + b)(a + c)$
$T8(a) : \overline{a + b} = \bar{a}\bar{b}$	$T8(b) : \overline{ab} = \bar{a} + \bar{b}$
$T9(a) : ab + \bar{a}c + bc = ab + \bar{a}c$	$T9(b) : (a + b)(\bar{a} + c)(b + c) = (a + b)(\bar{a} + c)$
$T10(a) : f(x_1, x_2, \dots, x_n) = x_1 f(1, x_2, \dots, x_n) + \bar{x}_1 f(0, x_2, \dots, x_n)$	
$T10(b) : f(x_1, x_2, \dots, x_n) = [x_1 + f(0, x_2, \dots, x_n)][\bar{x}_1 + f(1, x_2, \dots, x_n)]$	

30



Funciones Lógicas (I)

- Es una expresión algebraica de variables booleanas
- Dos funciones lógicas son equivalentes si tienen la misma tabla de verdad
- Pueden tener forma de expresión algebraica, tabla de verdad o cronograma.

I-31



Funciones Lógicas (y II)

Expresión algebraica

$$Y = (A+B) (C+D)$$

Cronograma

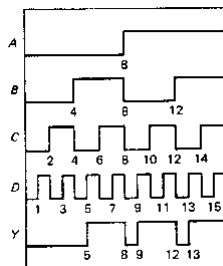


Tabla de Verdad

A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

I-32



Síntesis de Funciones Lógicas

1. Obtención de la expresión canónica:
 - Suma de productos (Minterms)
 - Producto de sumas (Maxiterms)
2. Simplificación de funciones
 - Algebraica
 - Mapas de Karnaugh, otros

I-33



Suma de Productos

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

1. Se trabaja con los 1s de F
2. Cada 1 es un término producto de las variables de entrada
3. Si la variable X está a 1 $\rightarrow X$
4. Si la variable X está a 0 $\rightarrow \overline{X}$

$$F = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C}$$

I-34



Producto de Sumas

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

1. Se trabaja con los 0s de F
2. Cada 0 es un término suma de las variables de entrada
3. Si la variable X está a 1 $\rightarrow \overline{X}$
4. Si la variable X está a 0 $\rightarrow X$

$$F = (A + B + C) \cdot (A + \overline{B} + \overline{C}) \cdot (\overline{A} + \overline{B} + \overline{C})$$

I-35



Ejercicio

Hallar la ecuación de la siguiente tabla de verdad analizando por minterms y maxterms

X	Y	Z	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

I-36



Solución

Trabajando con 1s: $F = \bar{X} \bar{Y} \bar{Z} + X\bar{Y}Z + XY\bar{Z}$

Trabajando con 0s:

$$F = (X+Y+\bar{Z})(X+\bar{Y}+Z)(X+\bar{Y}+\bar{Z})(\bar{X}+Y+Z)(\bar{X}+\bar{Y}+\bar{Z})$$

$$F = (X+Y+\bar{Z})(X+\bar{Y}+Z)(\bar{X}+Y+Z)(\bar{Y}+\bar{Z})$$

$$F = (X+YZ+\bar{Y} \bar{Z})(\bar{X}+Y+Z)(\bar{Y}+\bar{Z}) \text{ desarrollando:}$$

$$F = \bar{X} \bar{Y} \bar{Z} + X\bar{Y}Z + XY\bar{Z}$$

I-37



Simplificación Algebraica

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$\begin{aligned}
 F &= \bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C} + ABC = \\
 &= \bar{A}\bar{B}\bar{C} + AB \cdot (C + \bar{C}) = \\
 &= \bar{A}\bar{B}\bar{C} + AB = \\
 &= A \cdot (\bar{B}\bar{C} + B) = \\
 &= A \cdot (B + C)
 \end{aligned}$$

P5(b) (pointing to $(C + \bar{C})$)
 P6(a) (pointing to $(\bar{B}\bar{C} + B)$)
 T5(a) (pointing to $(B + C)$)

I-38



Funciones incompletas (II)

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0

A	B	C	D	F
1	0	0	0	1
1	0	0	1	1
1	0	1	0	?
1	0	1	1	?
1	1	0	0	?
1	1	0	1	?
1	1	1	0	?
1	1	1	1	?

X

 I-41



Funciones incompletas (y III)

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0

A	B	C	D	F
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

Se sustituyen las “X” por unos o ceros según convenga: mayor simplificación de la expresión lógica, etc.



Conjuntos funcionalmente completos (I)

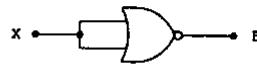
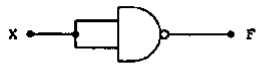
a) NOT y AND (NAND)

b) NOT y OR (NOR)

Implementación de la función NOT

$$F = \bar{X} = \overline{X \cdot X}$$

$$F = \bar{X} = \overline{X + X}$$



I-43

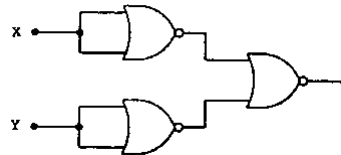
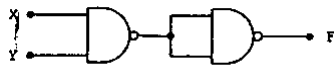


Conjuntos funcionalmente completos (II)

Implementación de la función AND

$$F = X \cdot Y = \overline{\overline{X \cdot Y}}$$

$$F = X \cdot Y = \overline{\overline{X \cdot Y}} = \overline{\overline{X} + \overline{Y}}$$



I-44

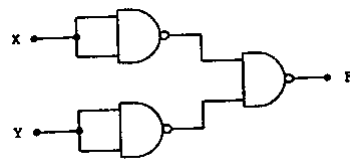
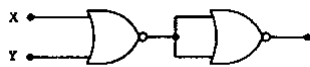


Conjuntos funcionalmente completos (III)

Implementación de la función OR

$$F = X + Y = \overline{\overline{X + Y}}$$

$$F = X + Y = \overline{\overline{X + Y}} = \overline{\overline{X} \cdot \overline{Y}}$$



I-45

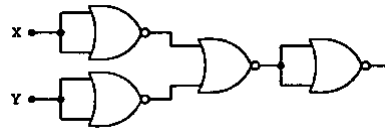
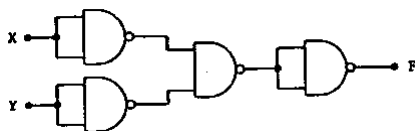


Conjuntos funcionalmente completos (IV)

Implementación de las funciones NAND y NOR

$$F = \overline{X + Y} = \overline{X} \cdot \overline{Y} = \overline{\overline{\overline{X} \cdot \overline{Y}}}$$

$$F = \overline{X \cdot Y} = \overline{X} + \overline{Y} = \overline{\overline{\overline{\overline{X} + \overline{Y}}}}$$



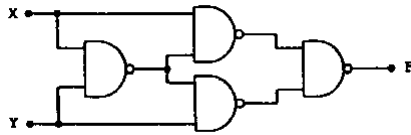
I-46



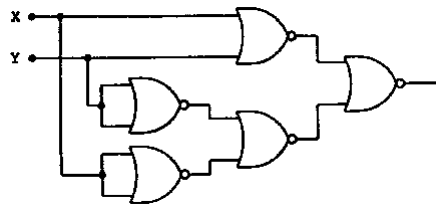
Conjuntos funcionalmente completos (y V)

Implementación de la función XOR

$$\begin{aligned}
 F &= X \cdot \bar{Y} + \bar{X} \cdot Y = \\
 &= \bar{X} \cdot X + X \cdot \bar{Y} + \bar{Y} \cdot Y + \bar{X} \cdot Y = \\
 &= X(\bar{X} + \bar{Y}) + Y(\bar{X} + \bar{Y}) = \\
 &= X(\bar{X} \cdot \bar{Y}) + Y(\bar{X} \cdot \bar{Y}) = \\
 &= \overline{\overline{X(\bar{X} \cdot \bar{Y})} \cdot \overline{Y(\bar{X} \cdot \bar{Y})}} \\
 &= \overline{\overline{X \cdot \bar{Y}} \cdot \overline{Y \cdot \bar{X}}}
 \end{aligned}$$



$$\begin{aligned}
 F &= X \cdot \bar{Y} + \bar{X} \cdot Y = \\
 &= (X + Y)(\bar{X} + \bar{Y}) = \\
 &= \overline{\overline{(X + Y)(\bar{X} + \bar{Y})}} = \\
 &= \overline{\overline{(X + Y)} \cdot \overline{(\bar{X} + \bar{Y})}} \\
 &= \overline{\overline{(X + Y)} + \overline{(\bar{X} + \bar{Y})}}
 \end{aligned}$$



I-47



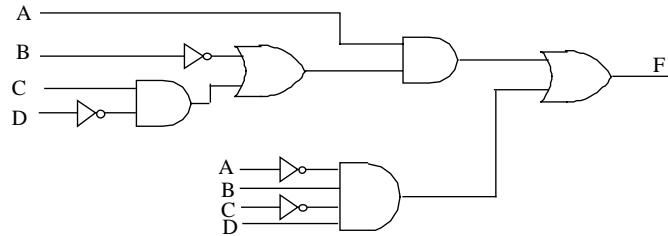
Análisis de circuitos con puertas (I)

- Derivación de las funciones booleanas a partir del diagrama lógico
- Derivación directa de la tabla de verdad
- Simulación lógica

I-48



Análisis de circuitos con puertas (II)



$$F = A(\bar{B} + \bar{C}D) + \bar{A}B\bar{C}\bar{D}$$

I-49



Análisis de circuitos con puertas (III)

$$F = A(\bar{B} + \bar{C}D) + \bar{A}B\bar{C}\bar{D}$$

Es 1 cuando:

- A = 0, B = 1, C = 0 y D = 1 ,

- A = 1 y :
 B = 0 ó
 C = 1 y D = 0

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

I-50



Análisis de circuitos con puertas (y IV)

$$\begin{aligned}
 F &= A(\bar{B} + \bar{C}\bar{D}) + \bar{A}\bar{B}\bar{C}D = \\
 &= \bar{A}\bar{B} + A\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D = \\
 &= \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \\
 &+ \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}BC\bar{D} + \\
 &+ \bar{A}BCD
 \end{aligned}$$

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0

I-51



Metodología de diseño de circuitos con puertas lógicas (I)

El diseño comienza por la **especificación del problema** y culmina con un **diagrama lógico** o un grupo de **ecuaciones booleanas** a partir de las cuales obtener el diagrama lógico.

Se trata de una metodología sistemática compuesta por un conjunto de pasos.

I-52



Metodología de diseño de circuitos con puertas lógicas (II)

Pasos que comprende el procedimiento a seguir:

1. Determinar el número de entradas y salidas requeridas, a partir de las especificaciones dadas.
2. Codificar la información de entrada y de salida, caso de ser necesario.
3. Obtener la relación funcional entre las entradas y las salidas.
4. Expresar esta relación funcional en modo de tabla de verdad.
5. Obtener la expresión algebraica que responde a la relación funcional establecida con anterioridad.
6. Simplificar, por el método que sea, esa expresión algebraica.
7. Implementar mediante puertas lógicas la expresión algebraica que cumple las especificaciones dadas.
8. Verificar la corrección del diseño realizado.

I-53



Metodología de diseño de circuitos con puertas lógicas (III)

Ejemplo: Especificación

Se desea diseñar un circuito digital que detecte el exceso de peso de dos tipos de paquetes.

A través de una señal digital se nos indicará el tipo de paquete: grande o pequeño.

Se nos ofrecerá el peso del paquete codificado en binario: un número entero comprendido entre 0 y 7 Kg.

El sistema deberá indicar el sobrepeso cuando un paquete pequeño pese más de tres kilos o cuando un paquete grande pese más de 5Kg.

I-54



Metodología de diseño de circuitos con puertas lógicas (IV)

Ejemplo: Número de Entradas y Salidas

- Se necesita una entrada digital (T) para indicar el tipo de paquete: 0 (paquete pequeño) y 1 (paquete grande)
- Se necesitan tres señales digitales para indicar el peso del paquete:

C	B	A	
0	0	0	0Kg
0	0	1	1Kg
0	1	0	2Kg
0	1	1	3Kg
1	0	0	4Kg
1	0	1	5Kg
1	1	0	6Kg
1	1	1	7Kg

- Se necesita una salida (S) para indicar la existencia o no de sobrepeso.

I-55



Metodología de diseño de circuitos con puertas lógicas (V)

Ejemplo: Tabla de Verdad y Expresión Booleana

T	C	B	A	S
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

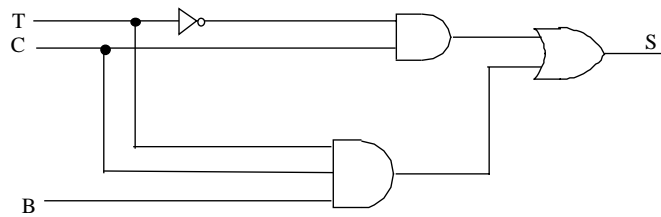
$$\begin{aligned}
 F &= \bar{T} \cdot C \cdot \bar{B} \cdot \bar{A} + \bar{T} \cdot C \cdot \bar{B} \cdot A + \bar{T} \cdot C \cdot B \cdot \bar{A} + \\
 &\quad + \bar{T} \cdot C \cdot B \cdot A + T \cdot C \cdot B \cdot \bar{A} + T \cdot C \cdot B \cdot A \\
 &= \bar{T} C + T C B = C(\bar{T} + B)
 \end{aligned}$$

I-56



Metodología de diseño de circuitos con puertas lógicas (VI)

Ejemplo: Circuito Digital



I-57



Metodología de diseño de circuitos con puertas lógicas (y VII)

Limitaciones de esta metodología

- Circuitos con un número pequeño de entradas y salidas.
- Circuitos de baja complejidad.
- Circuitos combinacionales.

I-58