

IMMC - AULA 59 – Advanced CMOS Setup(3)

Continuando com a lista dos comandos avançados do *CMOS Setup* e seus significados:

View DMI Event Log

Este comando faz com que seja exibido na tela, o relatório de eventos DMI armazenados na memória Flash.

Clear All DMI Event Logs

Limpa todos os eventos DMI armazenados na memória Flash, deixando assim, espaço livre para armazenar novos eventos.

Event Logging

Habilita a gravação de eventos DMI na Flash. Deixe esse item com a opção *Enabled*. Você poderá então usar um software gerenciador de DMI para Windows, ou mesmo o CMOS Setup, para checar os eventos armazenados. Esse software, em geral é fornecido no CD-ROM que acompanha a placa de CPU.

ECC Event Logging

Ao ser habilitado, faz com que os eventos relativos à detecção e correção de erros na memória sejam armazenados na memória Flash. A presença de eventos ECC armazenados na Flash indica que, possivelmente, existem problemas na memória. Devemos então tomar providências, como por exemplo, não confiar 100% no computador, reduzir a velocidade dos acessos à memória (*Advanced Chipset Setup*), e fazer backups com mais frequência. Se os problemas persistirem, é recomendada a substituição das memórias.

Auto Configuration

Em todos *Setups*, esse item está ativado por *default*. Faz com que diversos itens críticos relacionados com a velocidade de transferência de dados entre o processador e a memória sejam programados de modo adequado, além de ficarem inacessíveis para alterações. Não querendo ter problemas, deixe essa opção habilitada. Se você quiser alterar a maioria dos itens descritos a seguir, será preciso desligar a autoconfiguração.

Spread Spectrum Modulation

As atuais placas de CPU geram sinais digitais de alta frequências. A elevada emissão eletromagnética pode causar interferências em outros aparelhos. Muitos *chipsets* modernos podem alterar a forma de onda desses sinais digitais, eliminando componentes de alta frequência e reduzindo a intensidade das emissões eletromagnéticas. Deixe habilitado para que as emissões sejam minimizadas.

SDRAM CAS Latency

SDRAM RAS Precharge Time

SDRAM RAS to CAS Delay

Esses três itens são programados automaticamente quando usamos a configuração default para a SDRAM. Com ela, o BIOS consulta o chip SPD (*Serial Presence Detection*) de cada módulo SDRAM e programa esses três parâmetros de forma automática. Os três juntos definem os ciclos de leitura e escrita da SDRAM. Quando escolhemos a configuração manual (sem usar o SPD), podemos atuar individualmente sobre esses três itens. Reduzir esses parâmetros é uma forma de “envenenar” os acessos à memória. Isso pode ser feito com relativa segurança quando as memórias utilizadas são mais rápidas que as exigidas pela placa de CPU.

Byte Merge

Ao ser habilitado, esse comando otimiza o desempenho das operações de escrita no barramento PCI, agrupando escritas de dados de 8 e 16 bits dentro de um único grupo de 32 bits. O barramento PCI opera com mais eficiência nas operações de 32 bits, e as operações de 8 e 16 bits são mais lentas. Habilitar esse item pode melhorar o desempenho de placas de vídeo, controladoras SCSI e IDE.

DRAM Read Latch Delay

Este parâmetro é um ajuste fino sobre o funcionamento do controlador de memória existente no *chipset*. São oferecidas opções como 0 ns, 0.5 ns, 1 ns e 2 ns. Valores menores podem contribuir de forma indireta para um melhor desempenho. Com menor valor, pode ser viável reduzir a latência do CAS (CL), o que resulta em ciclos mais curtos. Valores maiores podem ajudar a resolver problemas de compatibilidade com certos CIs de memória. Note que o excesso de ajustes complexos é uma forma de compatibilizar a placa de CPU como o maior número possível de CIs de memória. O fabricante da placa de CPU utiliza para todos esses itens, valores que foram testados e indicados como ideais para a maioria dos casos.

High Priority PCI Mode

Permite estabelecer para um dos *slots* PCI (normalmente o *slot* 1, localizado mais à direita) uma maior prioridade sobre os demais. Certas placas de expansão que operam com elevada taxa de transferência são beneficiadas com essa configuração: Controladoras SCSI e Controladores Firewire (IEEE-1394).