

Instituto Tecnológico de Aeronáutica
Divisão de Ciência da Computação
Graduação em Engenharia de Computação

Relatório 2 da ListEx 4

Douglas Yamashita de Moura

Dr. Adilson Marques da Cunha

CES – 63 – Sistemas Embarcados

3º Ano Profissional – COMP07

São José dos Campos, 21 de Novembro de 2007

1. Introdução

Nesta 2ª Iteração da Fase de Elaboração consistiu na integração dos CSCs V-SUP, V-CTR e V-CNS-ATM no ICSC VANT, sendo que USC na qual trabalhei, V-SEL, juntamente com as USCs V-CAL, V-CXP e V-BAD formam a CSC V-SUP, que era responsável pela parte referente ao suporte do VANT.

O próximo passo será a integração dos ICSCs VANT, PTCD, SAME e Estação de Controle e Monitoramento, formando, finalmente, o SSC VANT-EC-SAME.

2. Objetivos

Esta lista de exercícios tem por objetivo a realização da integração dos CSCs em um ICSC (com o relato do papel da minha USC neste ICSC); do Controle de Versão no **ClearCase** (de pelo menos um artefato do meu ICSC); a traçabilidade de pelo menos dois requisitos do meu ISCS no **RequisitePro**; a elaboração de duas instâncias dos diagramas de Casos de Uso, Seqüência, Classes, Estrutura e Estados; e, a elaboração da documentação do código fonte em C++ no **SoDA**.

3. Resultados

3.1. Papel Desempenhado

A minha participação nesta 2ª Iteração da Fase de Elaboração (ou 1ª Iteração da Fase de Construção) pela confecção do artefato de Modelo de Casos de Uso.

3.2. Controle de Versão

O Controle de Versão dos artefatos e dos arquivos gerados no RRRT, RequisitePro e SoDA foi realizado no ClearCase. Os artefatos do RUP e os respectivos arquivos encontram-se disponível no endereço <http://www.geocities.com/douglasym/ces63.html>.

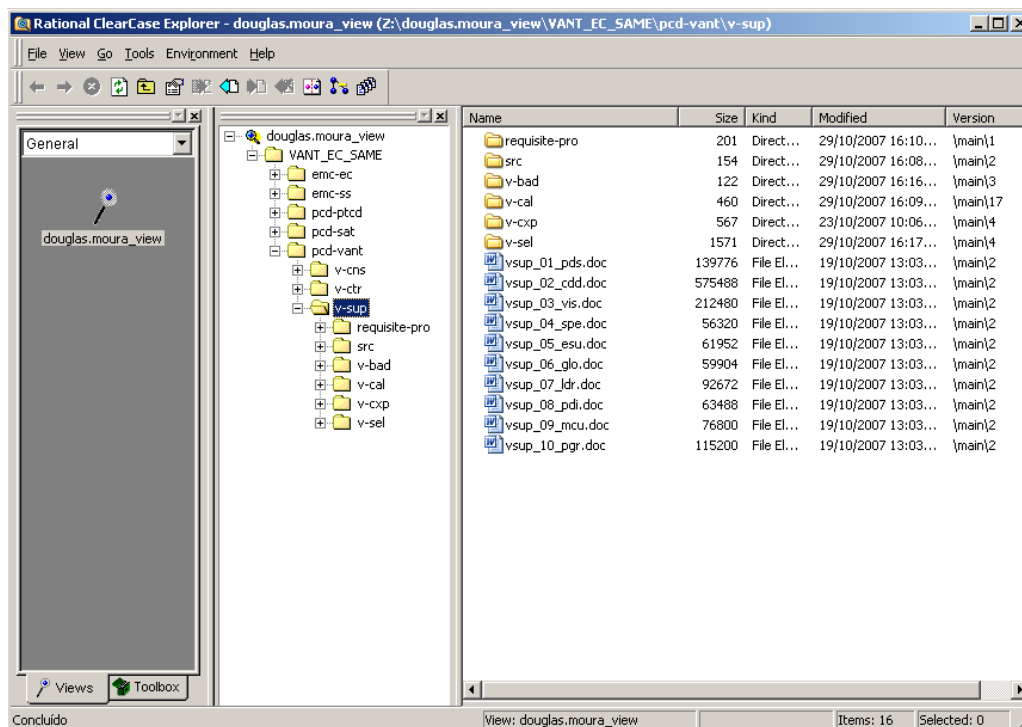


Figura 1 – Controle de Versão no ClearCase.

3.3. Traçabilidade

Foi realizada também a traçabilidade, utilizando-se o *RequisitePro*, dos requisitos unificados do ICSC VANT. O arquivo encontra-se disponível no endereço <http://www.geocities.com/douglasym/cursos/ces63/VANT.rar>.

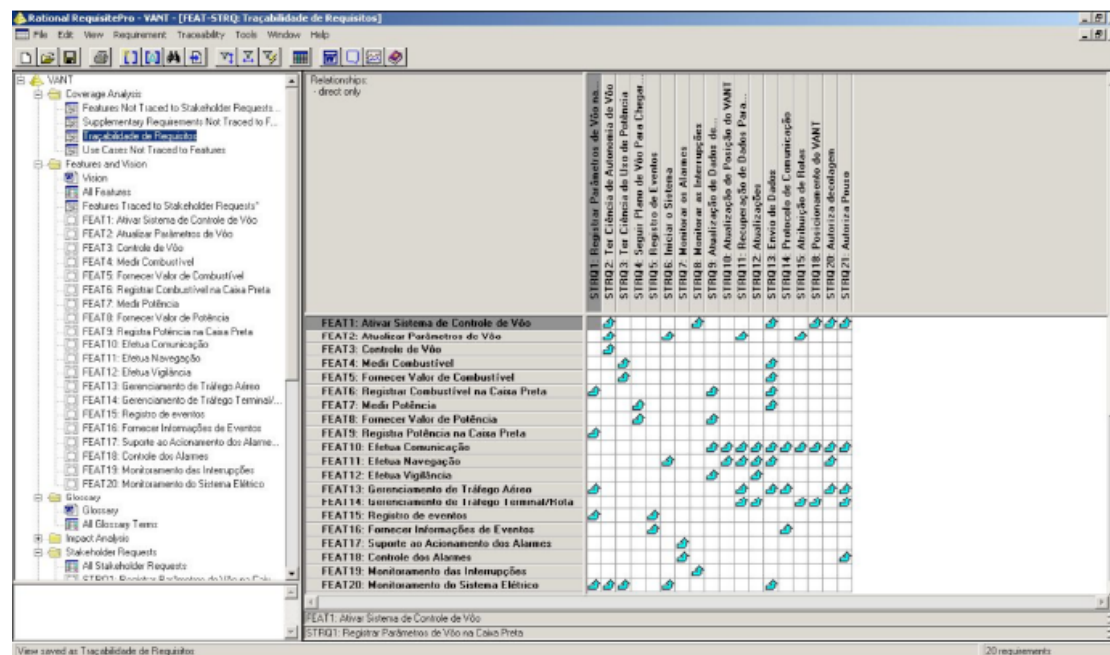


Figura 2 – Traçabilidade dos requisitos.

3.4. Elaboração do Diagramas no RRRT

Todos os diagramas do *RRRT* foram gerados corretamente para o novo projeto ICSC VANT. A seguir, encontram-se os diagramas gerados.

3.4.1. Diagramas de Casos de Uso

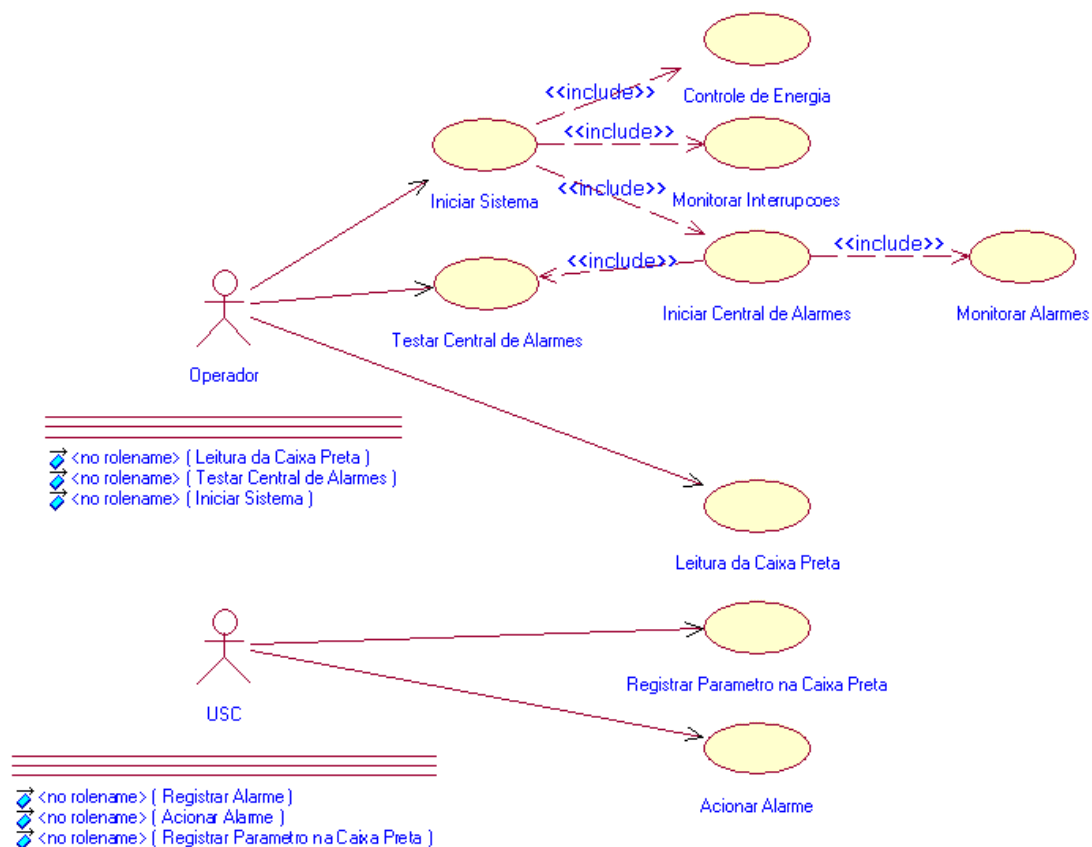


Figura 3 – Diagrama 1 dos Casos de Uso.

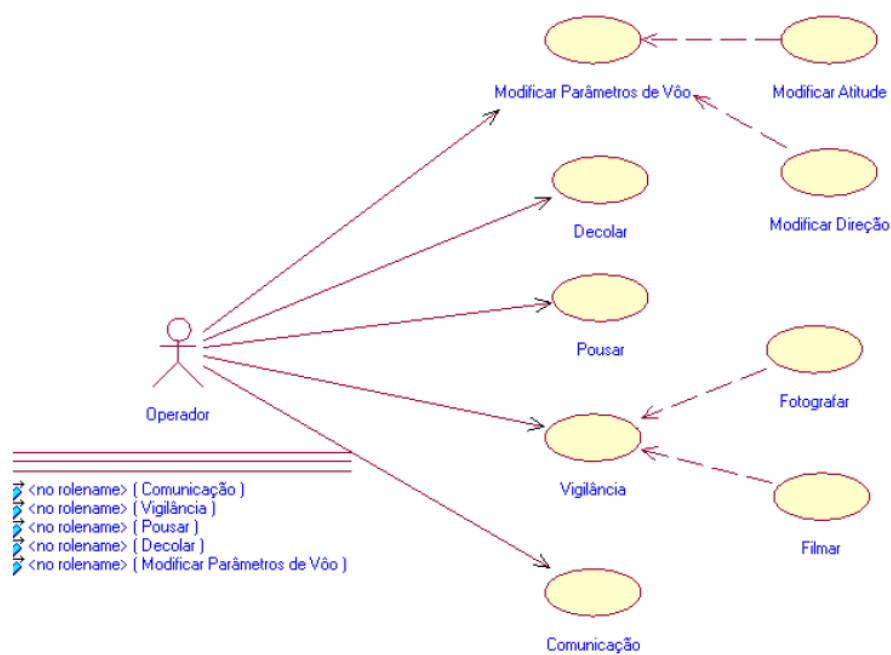


Figura 4 – Diagrama 2 dos Casos de Uso.

3.4.2. Diagramas de Seqüência

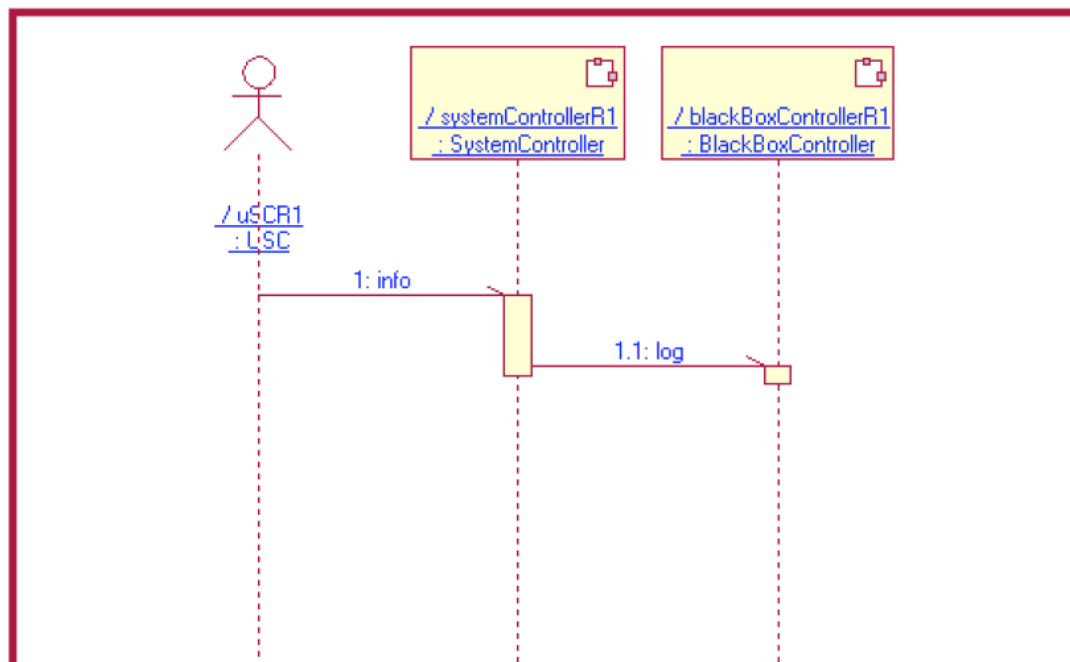


Figura 5 – Diagrama de seqüência do Controle de Energia

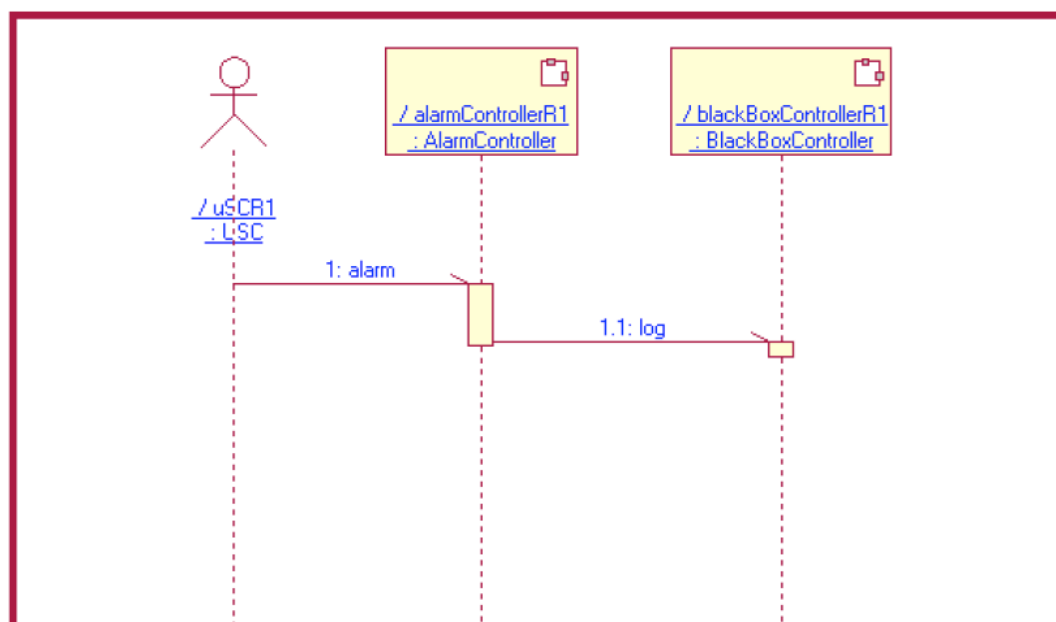


Figura 6 – Diagrama de seqüência do Acionar Alarme.

3.4.3. Diagramas de Classe

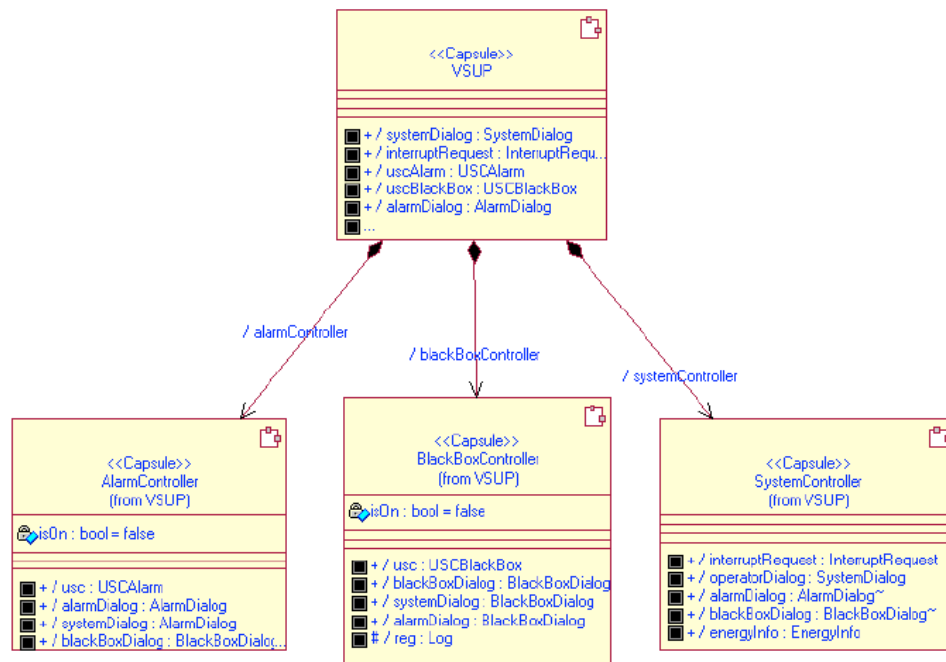


Figura 7 – Classes VSUP.

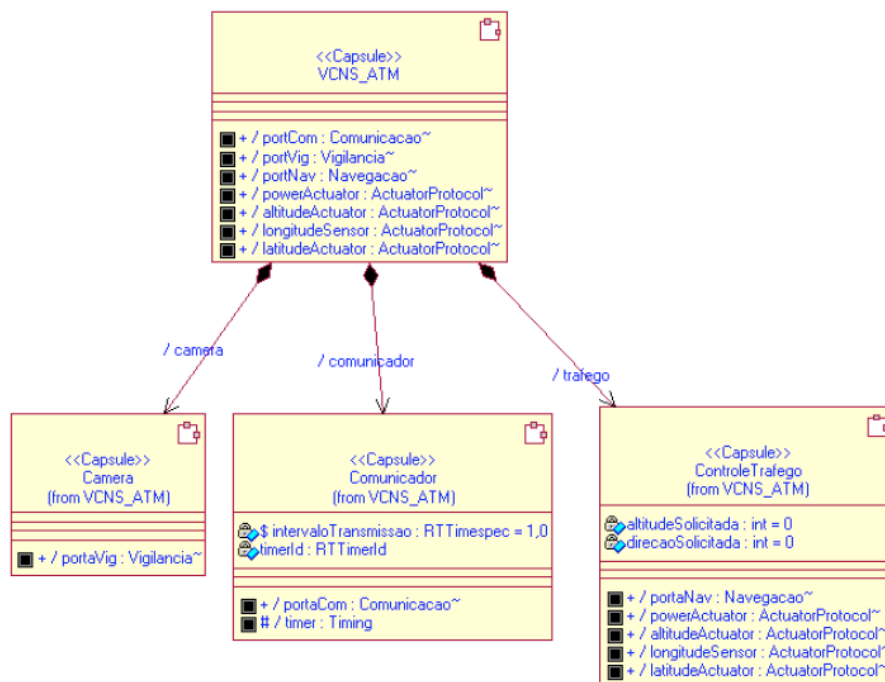


Figura 8 – Classes VCNS-ATM

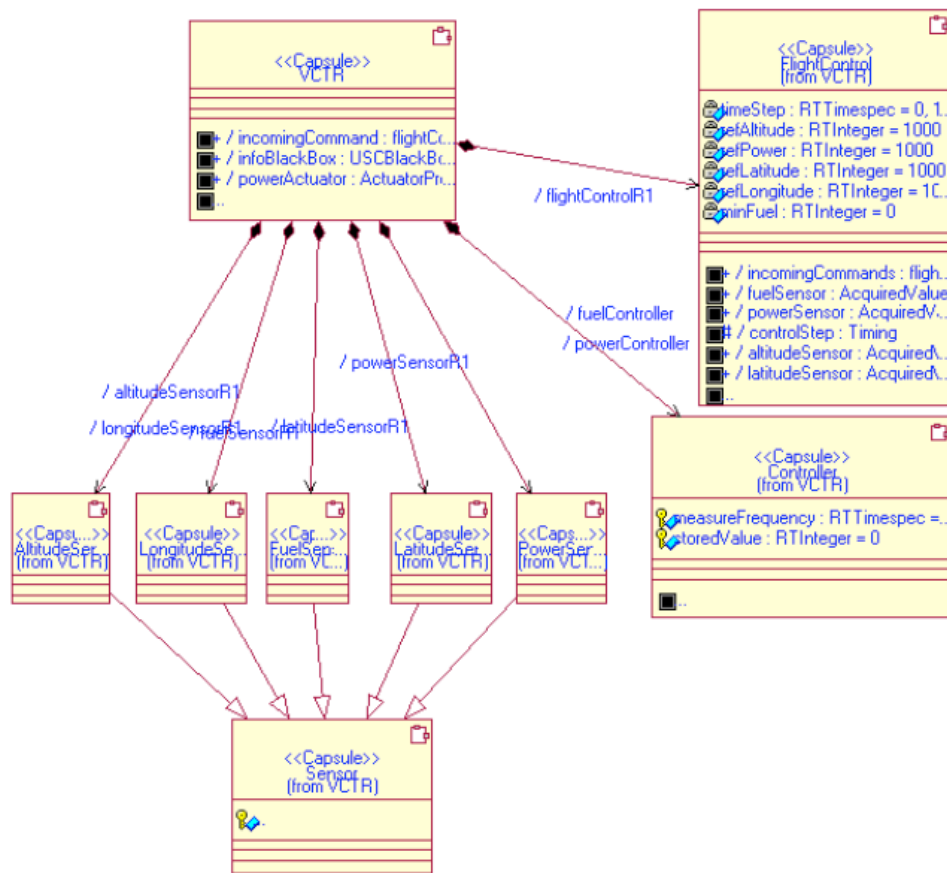


Figura 9 – Classes VCTR.

3.4.4. Diagramas de Estrutura

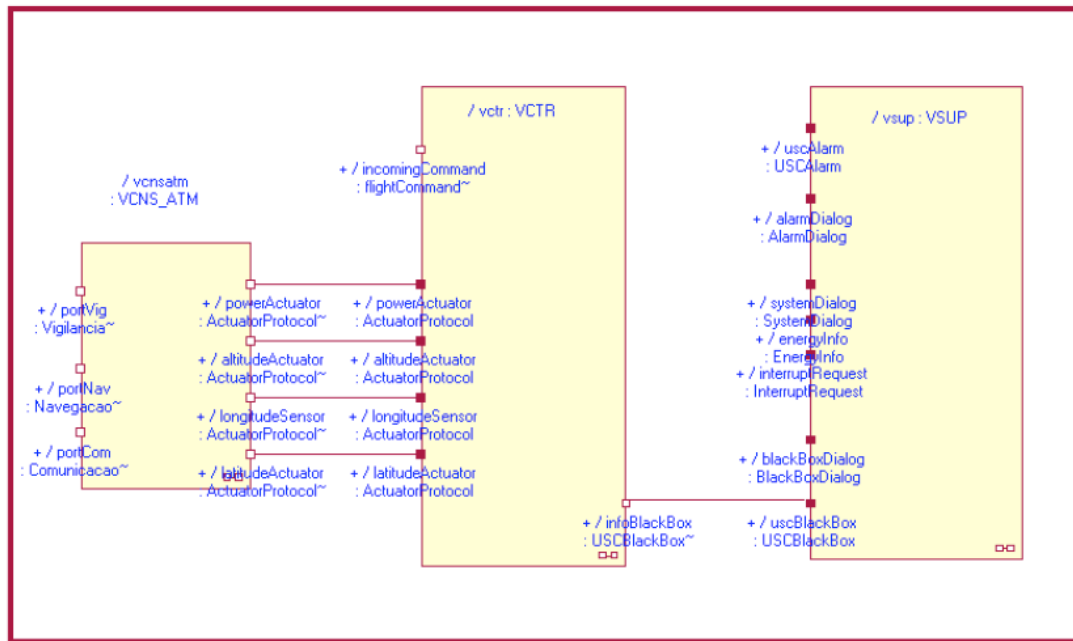


Figura 10 – Diagrama de estrutura do VANT

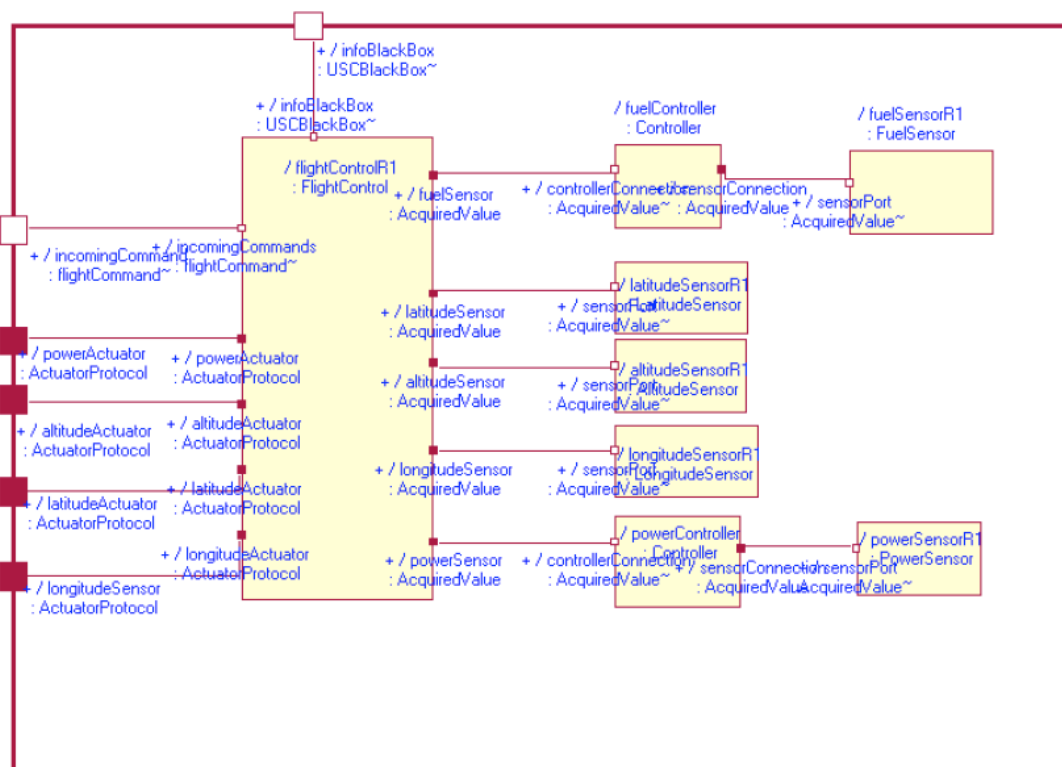


Figura 11 – Diagrama de estrutura do VCTR.

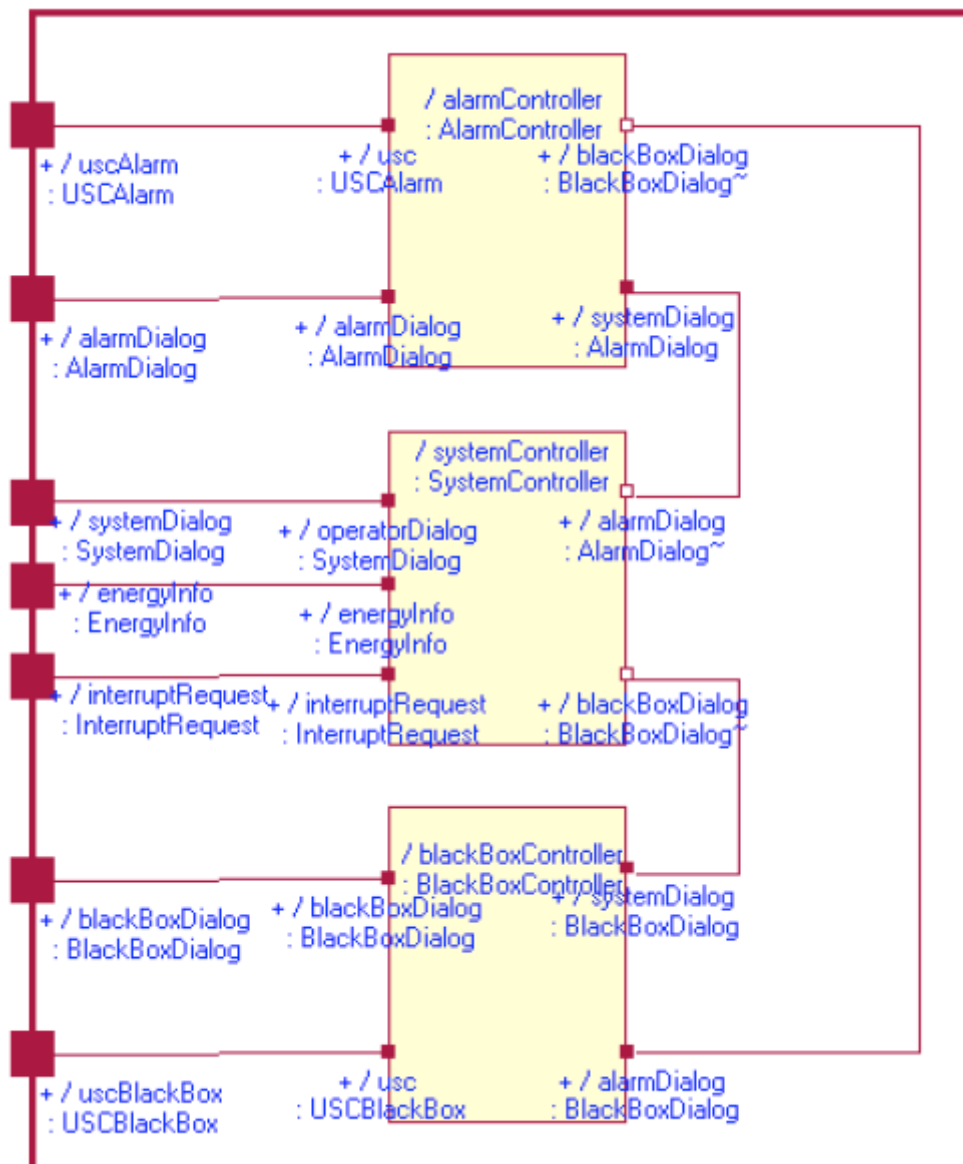


Figura 12 – Diagrama de estrutura do VSUP.

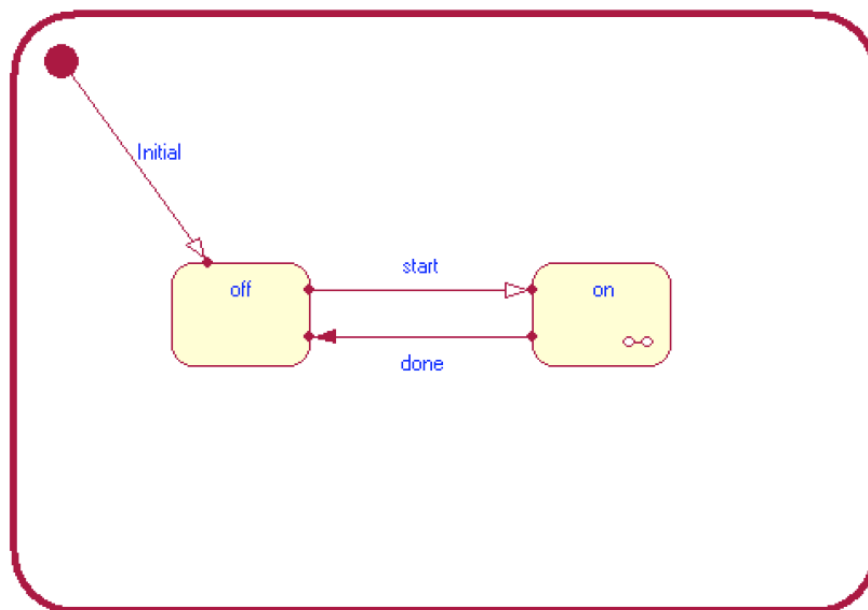


Figura 15 – Diagrama de estados do SystemController.

3.5. Elaboração da Documentação no SoDA

Para finalizar a lista de exercícios, foi gerada a documentação no *SoDA*, a qual encontra-se disponível em http://www.geocities.com/douglasym/cursos/ces63/VANT_SoDA.pdf. Por sua vez, os arquivos gerados pelo Web Publisher estão disponíveis em http://www.geocities.com/douglasym/cursos/ces63/VANT_webpub.zip.

3. Conclusão

A realização desta lista de exercícios resultou na integração das CSCs na ICSC VANT, finalizando a 2ª Iteração da Fase de Elaboração, o que permitirá que a 3ª Fase de Integração seja efetuada.

Foram realizados o Controle de Versão do CSC, a Traçabilidade de Requisitos, a elaboração de Instâncias e a elaboração da Documentação do código-fonte em C++.

Dessa forma, a 2ª Fase de Iteração da Fase de Elaboração foi executada com sucesso e permitirá que seja realizada a próxima etapa, que consiste na integração dos ICSCs no Projeto VANT-EC-SAME.