

# Memórias DRAM

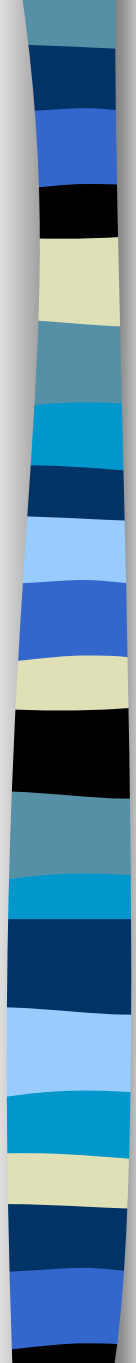


## Tipos e Tecnologia



# Como Opera a DRAM?

- Matriz de células
  - linhas
  - colunas
- Cada célula é feita de capacitores
- Capacitores perdem carga com o tempo
  - necessidade de *refresh*



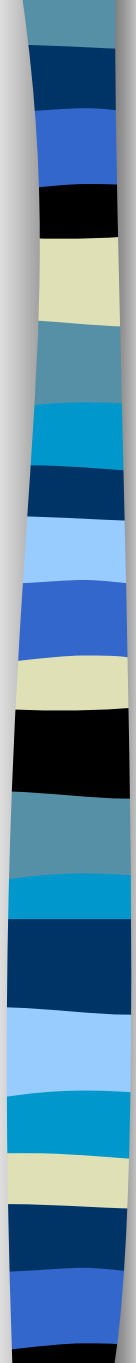
	0	1	2	3	4	5
0						
1						
2		célula	célula			
3		célula	célula			
4						
5						
6						
7						
8						
9						
A						
B						



Coluna



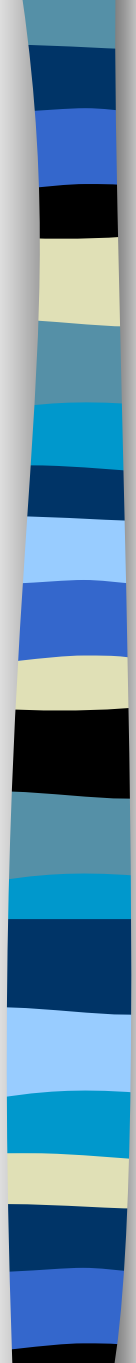
Linha



	0	1	2	3	4	5
0						
1						
2		célula	célula			
3		célula	célula			
4						
5						
6						
7						
8						
9						
A						
B						



→ Linha 3



	0	1	2	3	4	5
0						
1						
2		célula	célula			
3		célula	célula			
4						
5						
6						
7						
8						
9						
A						
B						

Coluna

Linha 3

	0	1	2	3	4	5
0						
1						
2		célula	célula			
3		célula	célula			
4						
5						
6						
7						
8						
9						
A						
B						

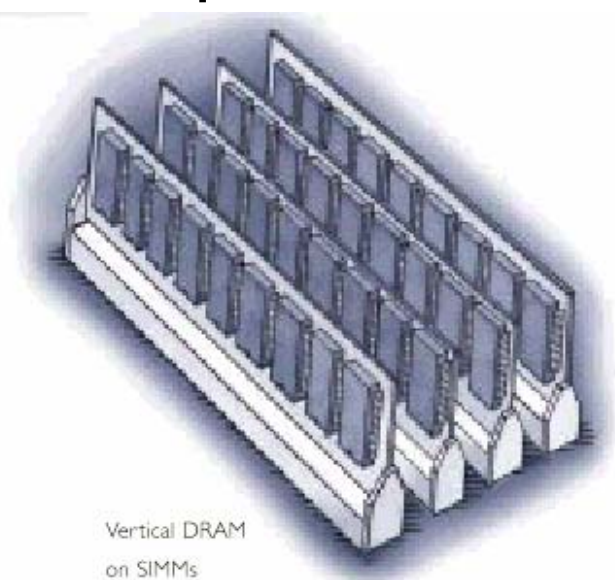
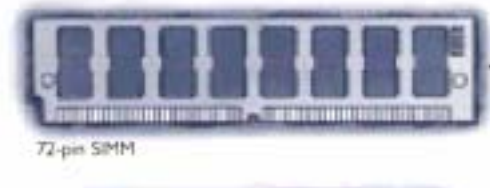
Coluna

**Celula 32** 

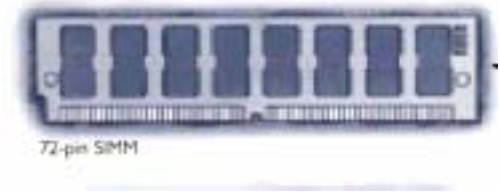
Linha 3

# Encapsulamento

- Módulos ou “pentes”
  - ocupa menor espaço na placa mãe
  - possibilita expansão

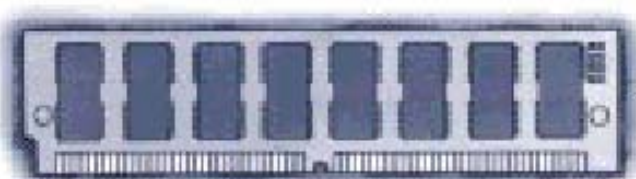


# Módulos SIMM



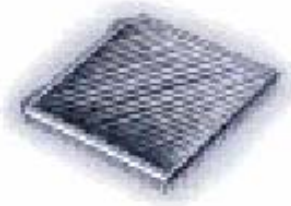
- *Single In-Line Memory Module*
- *30 pinos → 8 bits de dados*
- *72 pinos → 32 bits de dados*
- *CPU com bus 32 bits precisa de 4 módulos SIMM de 30 pinos*
- *CPU com bus 64 bits precisa de 2 módulos SIMM de 72 pinos*





72-pin SIMM

↔ 32 bits ↔



How different SIMMs provide 32 data bits to the CPU.



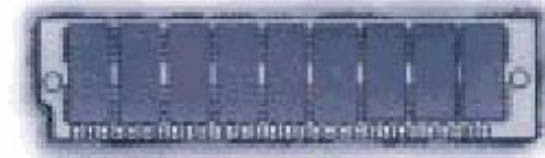
30-pin SIMM

↔ 8 bits ↔



30-pin SIMM

↔ 8 bits ↔



30-pin SIMM

↔ 8 bits ↔



30-pin SIMM

↔ 8 bits ↔



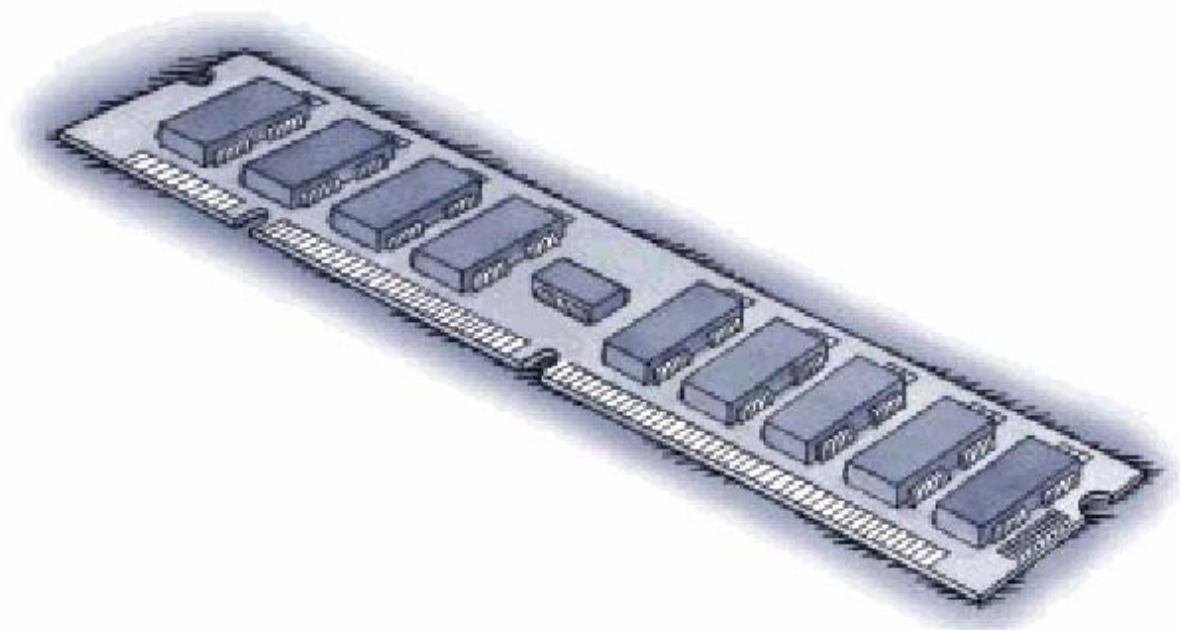
↔ 32 bits ↔



# Módulos DIMM

- *Dual In-Line Memory Module*
- *Pinos opostos de cada lado da placa de CI são isolados, formando conexões elétricas independentes*
- *168 pinos ➡ 64 bits de dados*

# Módulos DIMM



168-pin DIMM



# Tipos de Operação de Memória

■ Assíncrono


■ Síncrono

# Tipos de Operação de Memória


## ■ Assíncrono

- ┌ Período de tempo mínimo é requerido para completar uma operação, e enquanto isso CPU precisa esperar
- ┌ Necessidade de geradores extras de pulso
- ┌ Necessidade de controles extras


# Tipos de Operação de Memória

- Assíncrono
- Período de tempo mínimo é requerido para completar uma operação, e enquanto isso CPU precisa esperar 
- └ Necessidade de geradores extras de pulso
- └ Necessidade de controles extras

# Tipos de Operação de Memória

- Assíncrono
- Período de tempo mínimo é requerido para completar uma operação, e enquanto isso CPU precisa esperar 
- Necessidade de geradores extras de pulso
  - ┌ Necessidade de controles extras

# Tipos de Operação de Memória

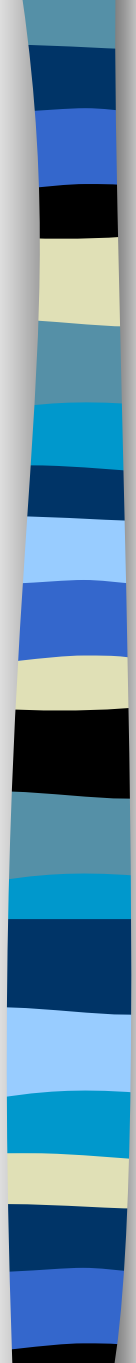
- Assíncrono
- Período de tempo mínimo é requerido para completar uma operação, e enquanto isso CPU precisa esperar 
- Necessidade de geradores extras de pulso
- Necessidade de controles extras



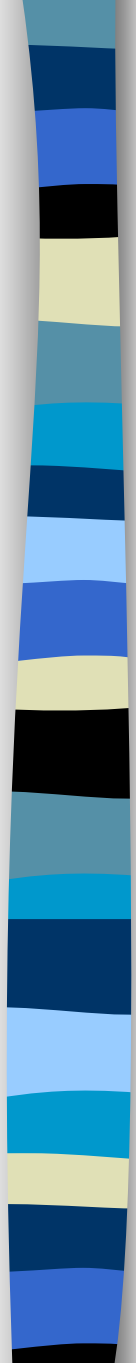
# Tipos de Operação de Memória

- Assíncrono
- FPM (Fast Page Mode)
- EDO (Extended Data Out)
- BEDO (Burst EDO)
  - nunca existiu comercialmente

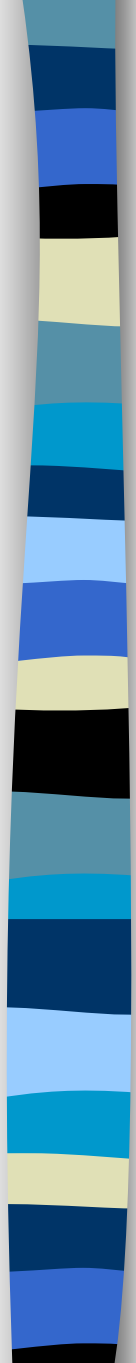




	0	1	2	3	4	5
0						
1						
2		célula	célula	célula	célula	
3		célula	célula	célula	célula	
4						
5						
6						
7						
8						
9						
A						
B						

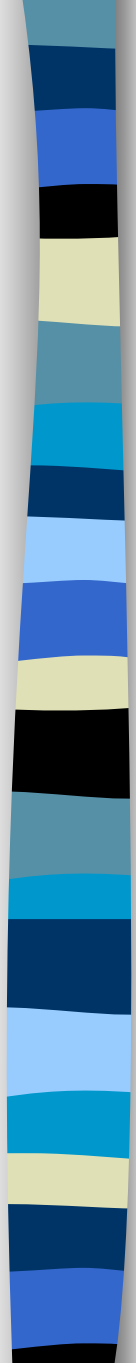


	0	1	2	3	4	5
0						
1						
2		célula	célula	célula	célula	
3		célula	célula	célula	célula	
4						
5						
6						
7						
8						
9						
A						
B						



	0	1	2	3	4	5
0						
1						
2		célula	célula	célula	célula	
3		célula	célula	célula	célula	
4						
5						
6						
7						
8						
9						
A						
B						

Página 3  
Coluna 1  
Célula 31



	0	1	2	3	4	5
0						
1						
2		célula	célula	célula	célula	
3		célula	célula	célula	célula	
4						
5						
6						
7						
8						
9						
A						
B						

Página 3  
Coluna 3  
Célula 33

	0	1	2	3	4	5
0						
1						
2		célula	célula	célula	célula	
3		célula	célula	célula	célula	
4						
5						
6						
7						
8						
9						
A						
B						

Página 3  
Coluna 4  
Célula 34

# Tipos de Operação de Memória

## ■ Síncrono

- └ DRAM trabalha regida pelo clock do sistema
- └ CPU não precisa esperar até que operações da DRAM se completem. Basta voltar após  $x$  ciclos e dados estarão disponíveis
- └ Clock do sistema é única informação de tempo necessária para DRAM: ausência de controles extras ou geradores de pulso

# Tipos de Operação de Memória

## ■ Síncrono

### ■ DRAM trabalha regida pelo clock do sistema

- └ CPU não precisa esperar até que operações da DRAM se completem. Basta voltar após  $x$  ciclos e dados estarão disponíveis
- └ Clock do sistema é única informação de tempo necessária para DRAM: ausência de controles extras ou geradores de pulso



# Tipos de Operação de Memória

## ■ Síncrono

- DRAM trabalha regida pelo clock do sistema
- CPU não precisa esperar até que operações da DRAM se completem. Basta voltar após  $x$  ciclos e dados estarão disponíveis
- └ Clock do sistema é única informação de tempo necessária para DRAM: ausência de controles extras ou geradores de pulso

# Tipos de Operação de Memória

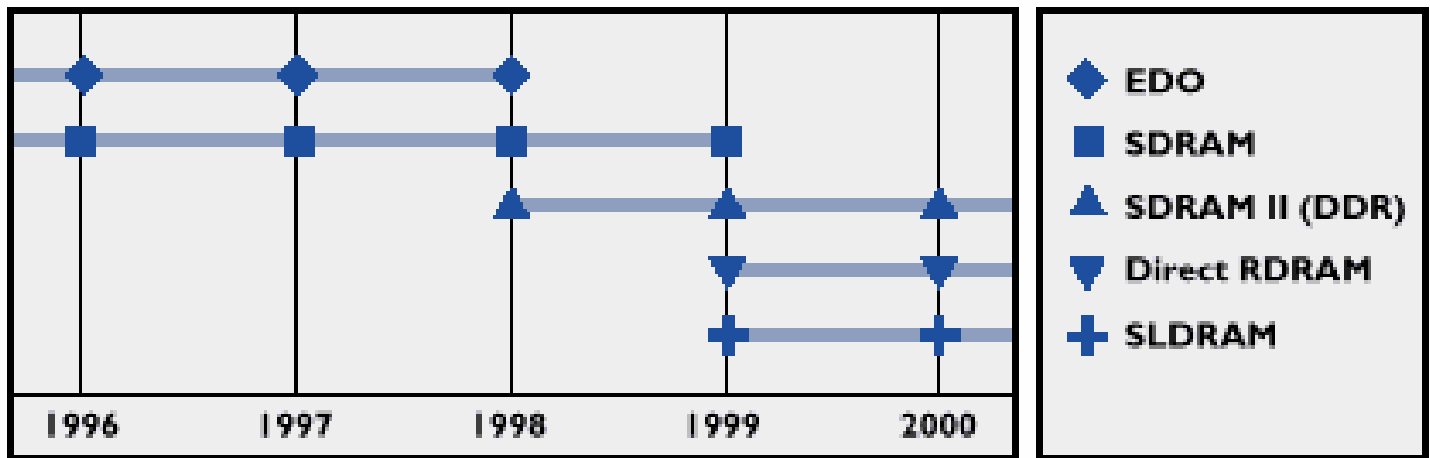
## ■ Síncrono

- DRAM trabalha regida pelo clock do sistema
- CPU não precisa esperar até que operações da DRAM se completem. Basta voltar após  $x$  ciclos e dados estarão disponíveis
- Clock do sistema é única informação de tempo necessária para DRAM: ausência de controles extras ou geradores de pulso

# Tipos de Operação de Memória

- Síncrono
  - JEDEC SDRAM (Synchronous DRAM)
    - PC66 (66 MHz)
    - PC100 (100MHz)
  - SDRAM DDR ou SDRAM II (Double Data Rate)
  - ESDRAM ou Enhanced SDRAM
    - cache embutido
  - DRDRAM ou Rambus
  - SLDRAM ou SyncLink DRAM
- } Protocolo

# Linha de Tempo



Source: Toshiba, Intel, and Rambus



**Marcos Portnoi**

**E-mail: [mportnoi@ieee.org](mailto:mportnoi@ieee.org)**

**Homepage: <http://surf.to/locksmith>**